

# Vážení zákazníci,

dovolujeme si Vás upozornit, že na tuto ukázkou knihy se vztahují autorská práva, tzv. copyright.

To znamená, že ukáзка má sloužit výhradně pro osobní potřebu potenciálního kupujícího (aby čtenář viděl, jakým způsobem je titul zpracován a mohl se také podle tohoto, jako jednoho z parametrů, rozhodnout, zda titul koupí či ne).

Z toho vyplývá, že není dovoleno tuto ukázkou jakýmkoliv způsobem dále šířit, veřejně či neveřejně např. umístováním na datová média, na jiné internetové stránky (ani prostřednictvím odkazů) apod.

*redakce nakladatelství BEN – technická literatura*  
[redakce@ben.cz](mailto:redakce@ben.cz)



Technologie užitá pro uložení konfigurace hradlového pole je nejvýznamnější faktor pro výběr součástky pro finální aplikaci. Principiálně rozeznáváme dva základní typy FPGA podle uložení konfigurace: FPGA s volatilní a FPGA s nevolatilní konfigurací.

### 3.7.1 FPGA s volatilní konfigurací

FPGA s volatilní konfigurací ukládají konfigurační informace do paměťových buněk typu SRAM. FPGA postavená na této technologii mají jednoznačnou výhodu ve snadné konfiguraci a rekonfigurovatelnosti i za běhu systému.

Další nespornou výhodou SRAM FPGA je technologický náskok; k výrobě FPGA s volatilní konfigurací je používán standardní technologický proces CMOS bez dodatečných kroků a proto jsou SRAM obvody vždy o jednu až dvě technologické generace napřed před ostatními FPGA. Není bez zajímavosti, že SRAM FPGA se pro svoji pravidelnou strukturu dnes stávají prvními návrhy vyráběnými v nových technologických procesech (například 90nm UMC CMOS proces byl „vyladěn“ na FPGA obvodech); v době psaní rukopisu byly nejnovější FPGA obvody firmy Xilinx testovány už v 28nm procesu (řady Virtex-7, Artix, Kintex, [24]).

Na druhou stranu použití SRAM paměťových buněk přináší i nevýhody. Programovatelný obvod musí být po startu systému nakonfigurován – k tomu je obvykle potřeba externí paměť, to znamená větší potřebný prostor na desce s plošnými spoji a více součástek. Systém postavený kolem SRAM FPGA také není schopen pracovat okamžitě po zapnutí napájecího napětí, konfigurace může trvat řádově do stovek milisekund. Vlastní konfigurační proces způsobuje zvýšenou spotřebu elektrické energie po startu systému (tzv. *inrush current*) [25]. Na příslušný proudový odběr je pak nutné dimenzovat i napájení systému. Nevýhodu také představuje vyšší spotřeba energie za běhu zařízení; i když je FPGA v režimu s nízkým příkonem (*low-power mode*), odebírá stále proud ze zdroje na udržení konfigurace. Konečně, u SRAM FPGA je těžší zajistit zabezpečení intelektuálního vlastnictví, protože konfiguraci obvodu lze jednoduše vyčíst z konfigurační paměti (lze ovšem použít speciální podporu pro šifrování konfigurace, tu ale nemají všechna FPGA – viz např. [26]).

### 3.7.2 FPGA s nevolatilní konfigurací

FPGA s nevolatilní konfigurací ukládá konfigurační bity v nevolatilních paměťových buňkách. Typicky se lze setkat s flash pamětí, EEPROM a s tzv. *antifuses* (antipojistkami). Jasná nevýhoda takového obvodu je obtížnější změna konfigurace – u *antifuses* je nemožná, u ostatních je s ní třeba počítat při návrhu. Výhodou je ovšem nižší spotřeba energie výsledným zařízením (chybějící konfigurační fáze, *low-power* mód s nižší spotřebou). Nevolatilní FPGA obvody přináší proti volatilním FPGA obvodům i vyšší odolnost proti radiaci a nejvyšší úroveň ochrany intelektuálního vlastnictví, neboť konfigurace je uložena přímo v obvodu a obvykle lze propálením příslušné propojky znemožnit i její zpětné vyčtení. I po

rozpouzdření čipu na specializovaném pracovišti je téměř nemožné zjistit skutečnou konfiguraci obvodu. Jednotlivé technologie mají svoje specifika:

- **antifuse** je v nenaprogramovaném stavu rozpojená a programováním se propojí (opak pojistky) – vytvoří se rezistivní spojka. FPGA je ovšem konfigurovatelné pouze mimo cílovou aplikaci; v případě masové produkce je nutné zvážit dostupnost dostatečného množství obvodů (čas potřebný pro naprogramování obvodu může být kritický) a případně využít možnosti konverze FPGA do zákaznického integrovaného obvodu. FPGA konfigurované pomocí *antifuses* má výhodu ve zvýšené radiační odolnosti ve srovnání s ostatními technologiemi. Samotné *antifuses* ale pro zvýšení odolnosti nestačí, je vhodné je dále kombinovat s trojnásobnou redundancí registrů a majoritním dekodérem (TMR, *Triple-Module Redundancy*, viz např. výrobce Actel, rodina obvodů RTAX-S). Výroba FPGA obvodů s *antifuses* ovšem vyžaduje dodatečné kroky ke standardnímu CMOS procesu a proto jsou tyto obvody obvykle o jednu až dvě generace za SRAM FPGA, což částečně odstraňuje jejich výhodu v nižší spotřebě a vyšší rychlosti kompaktnější logické matice FPGA (*antifuses* jsou menší, než SRAM buňky),
- **EEPROM/flash** FPGA umožňují jak programování v aplikaci, tak před vlastním použitím. Spotřeba energie obvodem je zhruba mezi *antifuse* FPGA a SRAM FPGA obvody a stejně jako *antifuse* FPGA i EEPROM/flash FPGA obvody ke své výrobě potřebují CMOS proces s dodatečnými kroky. I tyto obvody tedy technologicky poněkud zaostávají za SRAM FPGA.

Existují i FPGA která jsou mezi oběma protipóly – obvody s SRAM konfigurací a flash pamětí integrovanou přímo v pouzdře FPGA obvodu (viz např. Xilinx Spartan 3AN). Výhoda kombinovaného přístupu je ve zmenšení plochy a složitosti desky plošných spojů zařízení.

### 3.8 Jak vybírat

Výběr FPGA obvodu pro konkrétní aplikaci není vůbec jednoduchým úkolem. Pokusíme se zde proto shrnout některé základní parametry budoucího systému, které byste měli při výběru obvodu brát v úvahu:

1. **charakter operací prováděných FPGA obvodem** – je FPGA zamýšleno pro řídicí funkce – například pro řízení komunikace? Nebo bude provádět velké množství výpočtů (aplikace pro číslicové zpracování signálů)? Řada výrobců vyrábí svoje obvody v různých řadách podle charakteru použití – i stejně velká FPGA se pak liší v počtech integrovaných násobiček, pamětí atd.
2. **velikost a rychlost budoucího obvodu** – je potřeba mít alespoň hrubý odhad velikosti finálního návrhu a požadované rychlosti logiky (potřebná hodinová frekvence). Výrobci FPGA obvodů obvykle uvádějí u produktů velikost hradlového pole v tzv. ekvivalentních hradlech – termín vypůjčený z oblasti zákaznických integrovaných obvodů, udávající jak přibližně velký návrh na zákaznickém obvodu se vejde do příslušného FPGA; toto číslo je nicméně nutné brát s rezervou. Udávané velikosti mezi jednotlivými výrobci téměř nelze srovnávat a také u produktů od jednoho výrobce je třeba znát skutečnou konfiguraci FPGA matice (metodiky pro převod velikosti FPGA

matice na ekvivalentní hradla bývají poněkud obskurní). Podobná je situace co se rychlosti obvodu týče – FPGA obvody jedné typové řady se typicky vyrábějí v několika provedeních podle rychlosti (tzv. *speed grade*). V úvahu je potřeba vzít také počet násobiček požadovaný navrhovanou aplikací či nároky implementovaných algoritmů na interní paměť FPGA obvodu.

3. **počet vstupních a výstupních signálů** – počet potřebných I/O linek obvodu implementovaného do FPGA je třeba zohlednit při volbě vhodného pouzdra obvodu.
4. **spolehlivost finální aplikace** – bude FPGA pracovat v náročnějších podmínkách, nebo předpokládáme běžnou spotřební elektroniku? Požadujeme práci ve větším rozsahu provozních teplot? Případně zvýšenou radiační odolnost? Například pro automobilovou elektroniku existují speciální produktové řady FPGA obvodů. Obecně v případě požadavku na vyšší spolehlivost je vhodné zvážit použití nevolatilních obvodů.
5. **definice požadavků na finální aplikaci** – jestliže nejsou jisté implementační detaily finálního systému (například síťový přepínač má podporovat protokol, který stále ještě není plně specifikován standardizačním orgánem), může být výhodné užít SRAM FPGA s možností rekonfigurace finálního zařízení.
6. **startovací čas aplikace** – chceme-li, aby systém byl plně funkční hned po zapnutí napájecího napětí, nemůžeme použít SRAM FPGA.
7. **spotřeba energie** – systémy s nevolatilní konfigurací mají obvykle nižší spotřebu než v případě FPGA s volatilní konfigurací. Dříve bylo nemyslitelné použít FPGA obvod v systému napájeném z baterie, dnes už ale existují speciální řady hradlových polí pro nízkopříkonové aplikace (např. Actel Igloo). Se spotřebou energie ovšem souvisí i teplo ztracené obvodem během normální práce systému (dynamický příkon související se spínáním hradel a statický příkon způsobeným svodovým proudem). Podle množství uvolňovaného tepla, prostorových nároků aplikace a potřebného množství vstupních a výstupních signálů obvodu je třeba zvolit vhodné pouzdro FPGA obvodu a případně navrhnout i dodatečné chlazení.
8. **zabezpečení intelektuálního vlastnictví** – nevolatilní FPGA poskytují vyšší úroveň zabezpečení intelektuálního vlastnictví, obvykle ale za cenu ztráty flexibility ve finální aplikaci.
9. **další požadavky** – některé řady FPGA obvodů obsahují příjemné dodatečné prvky, které mohou ulehčit návrh aplikace. Mezi ně patří například systémový monitor a senzory, které sledují úroveň napájecího napětí spolu s teplotou obvodu a umožňují obvod v případě přehřátí automaticky vypnout. Takovou infrastrukturu má například integrovanou Virtex-6.

Z uvedeného přehledu je zřejmé, že trh s FPGA obvody již vyspěl; je k dispozici velké množství produktových řad pro nejrůznějších aplikace od mnoha výrobců a je jen na návrháři příslušné aplikace, aby zvolil architekturu, technologii a nakonec obvod vhodný pro jeho konkrétní aplikaci.

Budoucnost programovatelných hradlových polí bude zřejmě spočívat v dalším zvětšování velikosti obvodů a tím umožnění dalšího zvýšení paralelizace současně se snižováním spotřeby. Tento vývoj je ekvivalentní vývoji v oblasti programovatelných procesorů [24],

kde pozorujeme příklon k vícejádrovým systémům schopným dodávat vyšší výpočetní výkon, než jedno vysoce výkonné procesorové jádro. Oba trendy jsou patrné např. u FPGA Actel či u nových produktových řad Xilinx. Virtex-6 a -7 obsahují právě kvůli snižování dynamické spotřeby integrované hradlování hodin [27] (krátkou informaci o hradlování hodin lze také najít v kapitole 14).

### 3.9 Cvičení

1. Seznamte se s architekturou nejnovějších FPGA obvodů od firem Actel, Xilinx a Altera.
2. Jaké FPGA obvody jsou vhodné pro bateriové aplikace, kde požadujeme nízký příkon FPGA obvodu? Proč?
3. Seznamte se s technickou stránkou programování FPGA přímo v cílové aplikaci. Základní informace lze najít například v textech [28, 29].
4. Seznamte se s nároky moderních FPGA obvodů na návrh napájecích obvodů, základní informace lze najít například v textu [30].
5. Jaké FPGA obvody poskytují jednotliví výrobci pro aplikace v automobilové elektronice? Čím se liší od běžných FPGA obvodů?