

# Vážení zákazníci,

dovolujeme si Vás upozornit, že na tuto ukázkou knihy se vztahují autorská práva, tzv. copyright.

To znamená, že ukáзка má sloužit výhradně pro osobní potřebu potenciálního kupujícího (aby čtenář viděl, jakým způsobem je titul zpracován a mohl se také podle tohoto, jako jednoho z parametrů, rozhodnout, zda titul koupí či ne).

Z toho vyplývá, že není dovoleno tuto ukázkou jakýmkoliv způsobem dále šířit, veřejně či neveřejně např. umístováním na datová média, na jiné internetové stránky (ani prostřednictvím odkazů) apod.

*redakce nakladatelství BEN – technická literatura*  
[redakce@ben.cz](mailto:redakce@ben.cz)



## 8.3.2 Vnější vstupy přerušeni INT0 až INT2

Vnější přerušeni jsou spouštěna vstupy **INT0 až INT2**. Zajímavé je, že tyto vstupy lze aktivovat i v případě, že jsou vývody **INT0 až INT2** konfigurovány jako výstupy. Tato vlastnost dovoluje *generovat softwarové přerušeni*.

Vnější vstupy lze spouštět náběžnou nebo sestupnou hranou nebo log. 0 (úrovni). Viz popis registru **MCUCR**.

### Registry **GICR**, **MCUCR** a **GIFR**

Jak bylo naznačeno dříve, jsou vnější vstupy přerušeni ovládané pomocí registrů **GICR** (masky přerušeni), **MCUCR** (volba aktivace) a **GIFR** (příznaky přerušeni).

Pomocí maskovacích bitů registru **GICR (Global Interrupt Control Register)** lze povolovat (1) nebo zakazovat (0) aktivaci přerušeni pomocí vnějších vstupů **INT0 až INT2**.

Bit **INT0** povoluje (1)/zakazuje (0) aktivaci přerušeni pomocí vstupu **INT0**. Podobně fungují bity **INT1 a INT2** pro vstupy **INT1 a INT2**.

Bit	7	6	5	4	3	2	1	0
	INT1	INT0	INT2	—	—	—	IVSEL	IVCE
Čtení/zápis	R/W	R/W	R/W	R	R	R	R/W	R/W
Výchozí hodnota	0	0	0	0	0	0	0	0

Obr. 8.11 Registr **GICR**

Pomocí příznakových bitů registru **GIFR (Global Interrupt Flags Register)** se udržují požadavky aktivace vnějších přerušovacích vstupů v okamžiku, kdy je přerušeni zakázáno buď odstavením masky (**GICR**) nebo globálním zákazem přerušeni (**I = 0**).

Bit **INTF0** zapamatovává požadavek aktivace přerušeni pomocí vstupu **INT0**. Podobně fungují bity **INTF1 a INTF2** pro vstupy **INT1 a INT2**. Je-li vstup konfigurován jako úrovně citlivý, požadavek aktivace přerušeni se nezapamatuje (zapamatování platí pouze pro hranově citlivý vstup).

Bit	7	6	5	4	3	2	1	0
	INTF1	INTF0	INTF2	—	—	—	—	—
Čtení/zápis	R/W	R/W	R/W	R	R	R	R	R
Výchozí hodnota	0	0	0	0	0	0	0	0

Obr. 8.12 Registr **GIFR**

Pomocí bitů registru **MCUCR (MCU Control Register)** lze konfigurovat podmínku, která aktivuje přerušeni vnějším vstupem.

S ohledem na přerušeni, mají v registru **MCUCR** význam pouze bity **ISC00, ISC01, ISC10 a ISC11**.

Bit	7	6	5	4	3	2	1	0
	SM2	SE	SM1	SM0	ISC11	ISC10	ISC01	ISC00
Čtení/zápis	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Výchozí hodnota	0	0	0	0	0	0	0	0

Obr. 8.13 Registr **MCUCR**

Z tab. 8.3 a tab. 8.4 je zřejmý účel bitů **ISC00**, **ISC01** (ovládají vstup **INT0**) a **ISC10**, **ISC11** (ovládají vstup **INT1**). Přerušovací vstupy mohou být tedy citlivé na úroveň (log. 0) nebo na hranu (náběžnou, sestupnou či libovolnou):

- Pro úrovně citlivý vstup platí, že pro aktivaci přerušování musí být log. 0 přiložena do dokončení aktuálně prováděné instrukce (v nejhorším případě tedy 4 strojní cykly). Úrovně citlivý vstup bude generovat přerušování tak dlouho, dokud bude vývod držet v log. 0.
- Pro hranově citlivý vstup platí, že pro aktivaci musí být přivedený impulz delší než jeden strojový cyklus (pro hodinový kmitočet 16 MHz je to 62,5 ns). U kratších impulzů není generace přerušování zajištěna.

Tab. 8.3 Citlivost vstupu **INT0**

ISC01	ISC00	Popis
0	0	vstup <b>INT0</b> se aktivuje log. 0 (úrovně citlivý vstup)
0	1	jakákoli změna stavu <b>INT0</b> generuje přerušování
1	0	vstup <b>INT0</b> se aktivuje sestupnou hranou (hranově citlivý vstup)
1	1	vstup <b>INT0</b> se aktivuje náběžnou hranou (hranově citlivý vstup)

Tab. 8.4 Citlivost vstupu **INT1**

ISC11	ISC10	Popis
0	0	vstup <b>INT1</b> se aktivuje log. 0 (úrovně citlivý vstup)
0	1	jakákoli změna stavu <b>INT1</b> generuje přerušování
1	0	vstup <b>INT1</b> se aktivuje sestupnou hranou (hranově citlivý vstup)
1	1	vstup <b>INT1</b> se aktivuje náběžnou hranou (hranově citlivý vstup)

V registru **MCUCSR** (viz obr. 8.10) je bit **ISC2**, který konfiguruje citlivost vstupu vnějšího přerušování **INT2**.

Pro **ISC2 = 0** je vstup **INT2** citlivý na sestupnou hranu, pro **ISC2 = 1** je vstup **INT2** citlivý na náběžnou hranu.

Důležité je, že narozdíl od vnějších vstupů přerušování **INT0** a **INT1**, jsou hrany **INT2** registrovány asynchronně vůči hodinovému signálu. Pulzy delší než interval  $t_{INT}$  (standardně  $t_{INT} = 50$  ns) pak generují přerušování.

Změna nastavení bitu **ISC2** může způsobit falešnou aktivaci přerušování, proto je dobré nejdříve odstavit přerušování přes příslušný bit registru **GICR** a teprve pak změnit nastavení bitu **ISC2**. Nakonec ještě musíme vynulovat příznak **INTF2** z registru **GIFR** zápisem hodnoty 1. Teprve potom můžeme přerušování od vývodu **INT2** povolit.

### 8.3.3 Časová odezva přerušování

Časová odezva přerušování určuje, jak rychle je přerušování mikrokontrolérem obslouženo. Tento interval je důležitý zejména při generaci rychle se měnících signálů na výstupních vývodech mikrokontroléru.

Minimální čas potřebný k odezvě na přerušení jsou čtyři hodinové cykly (Po čtyřech hodinových cyklech od nastavení příslušného příznaku přerušení, je řízení programu předáno na odpovídající obsluhu přerušení.):

- V průběhu těchto čtyř hodinových cyklů je obsah programového čítače (**PC**) uložen do zásobníku a ukazatel vrcholu zásobníku (**SP**) snížen touto operací o 2, dále se vynuluje globální maska přerušení (**I = 0**).
- Protože je obsluha obvykle představována relativním skokem (**RJMP**) na obslužnou rutinu, zabere tato operace další dva hodinové cykly (instrukce **RJMP** je dvoucyklová). Je-li přerušení aktivováno v době provádění vícecyklové instrukce, je tato instrukce nejdříve dokončena a teprve potom se přerušení obslouží.

Návrat z obslužné rutiny trvá také 4 cykly (instrukce **RETI** je 4cyklová):

- Jedná se vyzvednutí hodnoty **PC** ze zásobníku (následně je **SP** zvýšen o 2), globální povolení přerušení (**I = 1**).
- Řízení běhu programu se vrátí do místa, kde byl dříve vykonávaný program přerušen.

## 8.4 PŘÍKLAD POUŽITÍ VNĚJŠÍHO PŘERUŠENÍ INTO

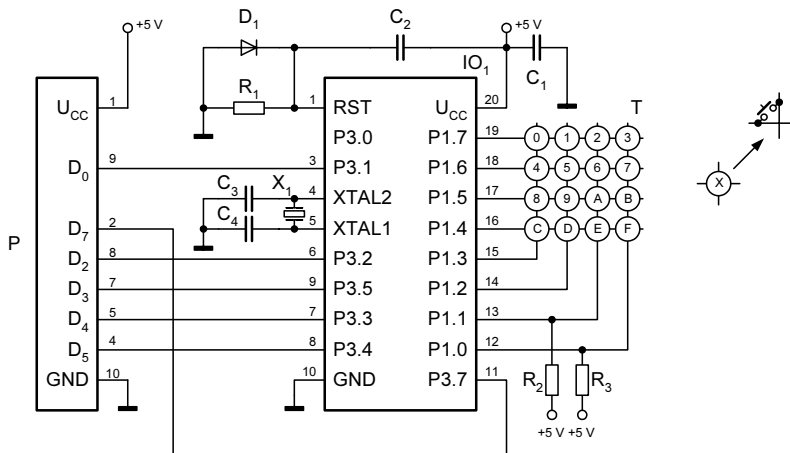
Tato kapitola uvádí příklad použití vnějšího vstupu přerušení **INT0** v souvislosti s přípravkem **ATIKBD** (inteligentní klávesnice, která po stisku tlačítka generuje přerušení).

## 8.5 POPIS PŘÍPRAVKU ATIKBD

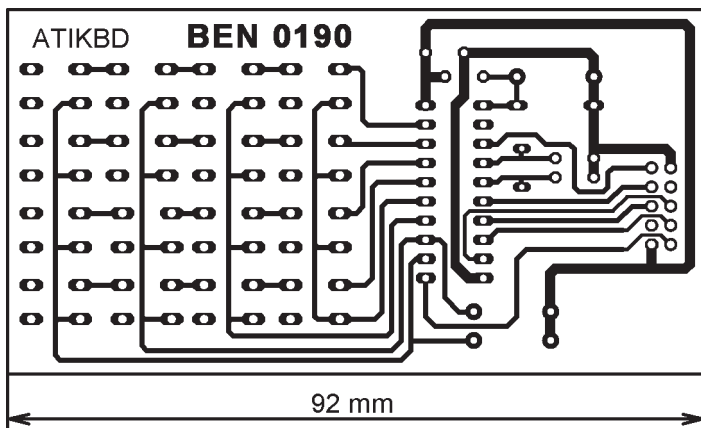
Při pokusech s mikrokontroléry se ukázalo jako velmi šikovné vytvořit jednoduchý modul klávesnice, která je vybavena určitou „inteligencí“. Tedy, že se nejedná o prostá tlačítka zapojená do matice, ale o klávesnici, která vysílá kód stisknutého tlačítka. Tak vznikl přípravek **ATIKBD**.

Takový přípravek lze použít pro demonstraci použití přerušení a sériového přenosu, vše si ukážeme na příkladech uvedených dále v textu.

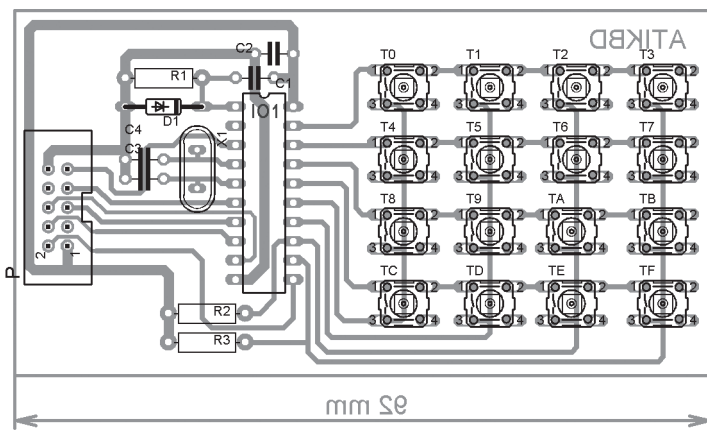
Schéma zapojení je uvedeno na *obr. 8.14*. Jádrem zapojení je 16 tlačítek  $T_0$  až  $T_F$ , která jsou uspořádána do matice. Obsluhu klávesnice zajišťuje program vložený do mikrokontroléru **AT89C2051** ( $IO_1$ ). Tento mikrokontrolér je nutno naprogramovat souborem **ATIKBD.HEX** (případně **ATIKBD.BIN**), který najdete na doprovodném CD-ROM v adresáři **PROGRAMY\ATIKBD**.



Obr. 8.14 Schéma zapojení přípravku ATIKBD



Obr. 8.15 Výkres desky plošných spojů přípravku ATIKBD (BEN 0190)



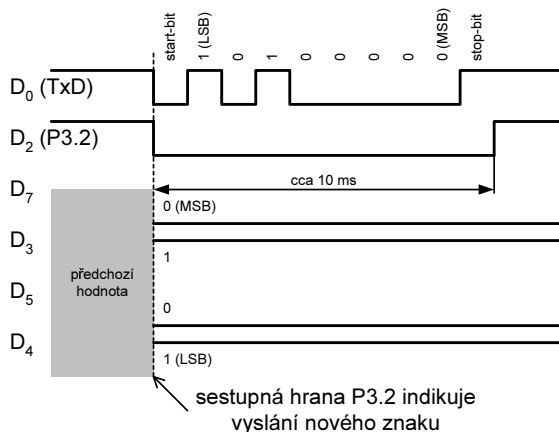
Obr. 8.16 Osazovací plánec přípravku ATIKBD

## Rozpis součástek pro přípravek ATIKBD (cena asi 150 Kč):

$C_1, C_2$	CK 100N/63V	2 ks
$C_3, C_4$	CK 33P/500V	2 ks
$D_1$	1N4148	1 ks
$IO_1$	AT89C2051-24PI (naprogramovaný)	1 ks
P	MLW10G	1 ks
$R_1$	RR 100K	1 ks
$R_2, R_3$	RR 10K	2 ks
$T_0$ až $T_F$	tlačítko P-B1720B	16 ks
$X_1$	QM 24.000 MHZ	1 ks

### Stručný popis funkce

Podrobnější popis funkce přípravku **ATIKBD** najdete v [4]. Podrobnější výklad funkce maticové klávesnice byl uveden například v [3]. Na tomto místě bude pouze vysvětlen způsob, kterým přípravek ATIKBD komunikuje s okolím (nebudeme komentovat program vložený do mikrokontroléru AT89C2051).



Obr. 8.17 Časové průběhy signálů na vývodech konektoru P po stisku tlačítka  $T_5$

Po stisku libovolného tlačítka se nejdříve bit **P3.2** uvede do log. 0. Potom se přečtená hodnota tlačítka vystaví na vývody **P3.3, P3.4, P3.5 a P3.7** jako **4bitový údaj** (pro stisk  $T_0$  je stav 0000B, pro stisk  $T_F$  je stav 1111B). Také se spustí vysílání pomocí zabudované jednotky UART rychlostí 9600 Bd (8bitový znak, bez parity, jeden stop-bit). Až se sériový přenos ukončí, vrátí se bit P3.2 zpět do log. 1.

Příklad vyslání hodnoty po stisku tlačítka  $T_5$  (tedy 5 = 0101B) je uveden na obr. 8.17. Stavby 4bitové sběrnice nejsou uvedeny vzhledem k portu P3, ale vzhledem k vývodům konektoru P (z obr. 8.14 je patrné, že vývody portu P3 jsou přivezeny na konektor P poněkud zpřeházeně). Bity zapsané v pořadí od nejvíce významného po nejméně významný jsou:  $D_7, D_3, D_5, D_4$ . Program, který bude používat přípravek ATIKBD, musí tento stav respektovat.