

Vážení zákazníci,

dovolujeme si Vás upozornit, že na tuto ukázkou knihy se vztahují autorská práva, tzv. copyright.

To znamená, že ukáзка má sloužit výhradně pro osobní potřebu potenciálního kupujícího (aby čtenář viděl, jakým způsobem je titul zpracován a mohl se také podle tohoto, jako jednoho z parametrů, rozhodnout, zda titul koupí či ne).

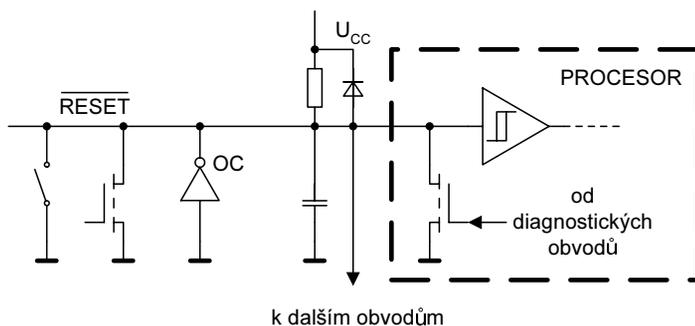
Z toho vyplývá, že není dovoleno tuto ukázkou jakýmkoliv způsobem dále šířit, veřejně či neveřejně např. umístováním na datová média, na jiné internetové stránky (ani prostřednictvím odkazů) apod.

redakce nakladatelství BEN – technická literatura
redakce@ben.cz



5.5 NULOVÁNÍ POČÍTAČE

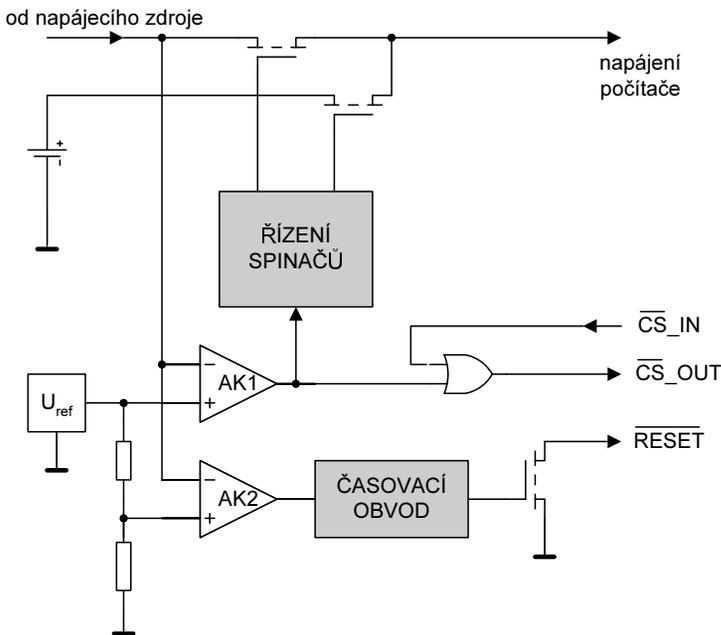
Po náběhu napájení nebo po některých abnormálních stavech počítače je nutné nastavit do definovaného stavu jeho řídicí registry a sekvenční logiku. K nulování procesoru slouží jeho vstup $\overline{\text{RESET}}$ (negovaný tvar je častější než nenegovaný). I některé další obvody počítače jsou takovýmto vstupem vybaveny. **Zdroje nulovacího signálu** jsou v podstatě tři: zásah operátora (tlačítko), kontrolní obvody napájení, vnitřní obvody počítače. Negovaný tvar signálu umožňuje jednoduché zapojení obvodů, které jej generují – uzemňující tlačítko, tranzistor, obvod s otevřeným kolektorem. Automatickou generaci nulovacího impulsu lze snadno realizovat kondenzátorem – viz obr. 5.13.



Obr. 5.13 Zdroje signálu pro nulování

Při náběhu napájení se kondenzátor nabíjí přes rezistor pomalu a po jistou dobu, dostatečnou pro vynulování, se na něm udržuje napětí menší než rozhodovací úroveň vstupu. Účelem diody je umožnit rychlé vybití kondenzátoru i při krátkodobém výpadku napájení. Vstupní obvod signálu $\overline{\text{RESET}}$ má vždy **hysterezní** charakter, aby se zabránilo případnému rozkmitání obvodu při pomalých změnách na vstupu. Nulovací impuls může být generován i **uvnitř** procesoru. Typickým zdrojem jsou diagnostické obvody. Vnitřní nulovací signál je spojen s vývodem $\overline{\text{RESET}}$, aby byl použitelný i pro ostatní obvody počítače stejně jako nulovací signál generovaný vnějšími obvody.

Kontrolní obvody napájení jsou zdokonalenou verzí jednoduchého RC členu z obr. 5.13. Kontrolují překročení tolerance napájecího napětí v úzkých mezích (5 až 10 %), generují signál $\overline{\text{RESET}}$, přepínají napájení na záložní baterii, a často mají ještě další funkce. Ukázka takového obvodu je na obr. 5.14. Obvod typicky obsahuje dva analogové komparátory. Při snížení napětí zdroje na dolní toleranční mez se přeplojí analogový komparátor AK1 a přeruší přívod výběrového signálu $\overline{\text{CS_OUT}}$ do paměti dat (uvede jej do stavu trvalé 1). Současně se napájení přepne na záložní baterii. Tím jsou ochráněna data v paměti ještě dříve, než napájecí napětí poklesne natolik, že procesor začne fungovat nespolehlivě a než může případně zničit data. Při dalším poklesu je komparátorem AK2 vynulován proce-



Obr. 5.14 Kontrolní obvod napájení

sor. Nulovací signál je časovacím obvodem prodloužen ještě po náběhu napájení, takže existuje v patřičné délce i při krátkodobém výpadku napájení.

Délka nulovacího impulsu není libovolná, je specifikována výrobcem. Rozlišuje se případ, kdy nabíhá napájecí napětí od případu, kdy nulování bylo vyvoláno vnitřními obvody procesoru při nepřerušném napětí. V prvním případě musí být nulovací impuls podstatně delší, neboť oscilátor v generátoru hodinových impulsů potřebuje relativně dlouhou dobu k **ustálení kmitočtu** – řádově desítky ms. Ve druhém případě postačí krátký impuls o délce jen několika period hodinových impulsů procesoru.

Nulování má vliv na řadu vnitřních obvodů procesoru i dalších částí počítače. Je zajištěn takový stav řídicích registrů a dalších sekvenčních obvodů, který umožní rozběh programu. Pak teprve jsou řídicí registry programem definitivně nastaveny.

U všech počítačů:

- **Čítač instrukcí** je nastaven na počáteční adresu, která se u různých procesorů liší. U některých procesorů je to **nula**, u jiných adresa blízko **horního kraje** adresového prostoru (tak, aby tam bylo možné umístit skokovou instrukci), a u některých procesorů je na stanoveném místě programové paměti uložena **počáteční adresa programu** (tzv. reset-vector) – ta je během nulování přesunuta do čítače instrukcí.
- Jsou **blokovány** obvody pro **přerušování**.
- Periferní obvody též vyžadují uvedení do definovaného počátečního stavu. To se zvláště týká **dvojsměrných vstupních a výstupních obvodů**, u kterých je jako počáteční stav vždy nastavován směr „**vstup**“, aby nemohlo dojít ke konfliktu s vnějšími **zdroji** signálu.

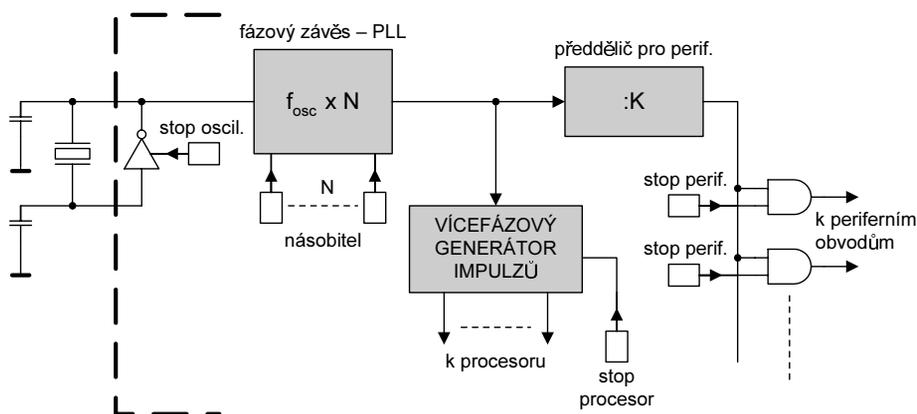
Jen u některých počítačů:

- **Ukazatel zásobníkové paměti** (registr SP) je nastaven na počáteční adresu zásobníku. U mnohých počítačů však není vůbec jeho počáteční obsah definován a pak musí být nastaven až programem. Do té doby nelze volat podprogram nebo povolit přerušování.
- **Generátor čekacích taktů** je nastaven na maximum pro případ pomalé programové paměti. Po rozběhu programu lze počet čekacích taktů podle situace snížit.
- **Výběrové obvody** pro $\overline{\text{CSBOOT}}$ jsou nastaveny tak, že oblast programové paměti souhlasí s počáteční adresou v čítači instrukcí.
- **Diagnostické obvody** jsou uvedeny do počátečního stavu (tj. „počítač bez poruchy“).
- Jednočipové mikropočítače obsahují velký počet **řídících registrů** pro periferní obvody. Jejich stav po nulování je vždy popsán ve firemní literatuře.

Datové registry procesoru ani **datová paměť** není nulováním nijak ovlivněna (nula jako číslo totiž nemá žádnou prioritu) a jejich počáteční stav musí být zajištěn až samotným programem.

5.6 GENERACE A VNITŘNÍ ROZVOD HODINOVÝCH IMPULZŮ

Generátor hodinových impulzů je vždy řízen krystalovým rezonátorem. Obvody oscilátoru jsou součástí procesoru nebo jednočipového mikropočítače, rezonátor je vnější. Používá se Pierceovo zapojení oscilátoru, vyžadující dva vnější kondenzátory – viz obr. 5.15. Jejich kapacita je doporučena ve firemní literatuře, je třeba však použít též doporučený rezonátor. Při jiných rezonátorech je někdy nutné pozměnit i hodnoty kondenzátorů, tak aby po zapnutí napájecího zdroje oscilátor nabíhal naprosto spolehlivě.



Obr. 5.15 Generace a rozvod hodinových impulzů

Moderní řešení zdroje hodinových impulzů využívá fázový záměr PLL (ang. Phase Locked Loop) ve funkci násobiče kmitočtu. Násobící činitel je dán obsahem řídicího registru, při nulování počítače je kmitočet nastaven na minimum. Vzhledem k násobení postačí rezonátor s nižším kmitočtem. Často se používají levné a malé „hodinkové“ rezonátory s rezonančním kmitočtem 32,768 kHz. Oscilátor s nízkým kmitočtem má menší rušivé vyzařování a menší příkon.

Hodinové impulzy vstupují do procesoru, kde určují základní **takty**. Strojový cyklus se skládá z několika taktů – jejich počet závisí na architektuře procesoru. Prostřednictvím dvou bitů v řídicích registrech procesoru lze zablokovat hodinové impulzy v procesoru nebo zablokovat přímo oscilátor (viz instrukce IDLE a STOP v kapitole 4). V tomto i v dalších obrázcích značí symbol $\square \rightarrow$ jeden bit v některém z řídicích registrů.

U jednočipových mikropočítačů jsou dále hodinové impulzy vedeny **k periferním obvodům** na čipu. Periferní obvody většinou potřebují hodinové impulzy o nižším kmitočtu a proto mají své **předděliče** s programovatelným dělicím po-

měrem. U mnoha jednočipových mikropočítačů lze vstup hodinových impulzů do periferního obvodu blokovat jedním bitem v řídicím registru obvodu a tím obvod vyřadit z činnosti, není-li pro danou aplikaci potřebný.

Vyřazování obvodů z činnosti tím, že se zablokují hodinové impulzy, je prostředkem k minimalizaci příkonu. Všechny procesory i jednočipové mikropočítače jsou vyráběny technologií CMOS, jejíž vlastností je zanedbatelný příkon ve statickém stavu a přibližně lineárně rostoucí příkon s kmitočtem hodinových impulzů. Zablokování hodinových impulzů tedy slouží stejně dobře jako odpojení napájení, ale obvod zůstane v definovaném vnitřním stavu a po opětovném dodání hodinových impulzů pokračuje v původní činnosti. Po odpojení napájecího napětí a jeho opětovném přivedení však obvod bude v nedefinovaném stavu a je nutné jeho vynulování. Dalším prostředkem ke snížení příkonu je snížení kmitočtu hodinových impulzů pro procesor. Ten je totiž největším spotřebičem a opět jeho příkon je zhruba úměrný kmitočtu. Manipulace s kmitočtem generátoru je možná díky existenci fázového závěsu. Kmitočet lze nastavit jen tak vysoký, jak je třeba pro danou aplikaci (ne vždy je nutný maximální výpočetní výkon, úspora energie může být důležitější).

5.7 DIAGNOSTICKÉ PROSTŘEDKY POČÍTAČE

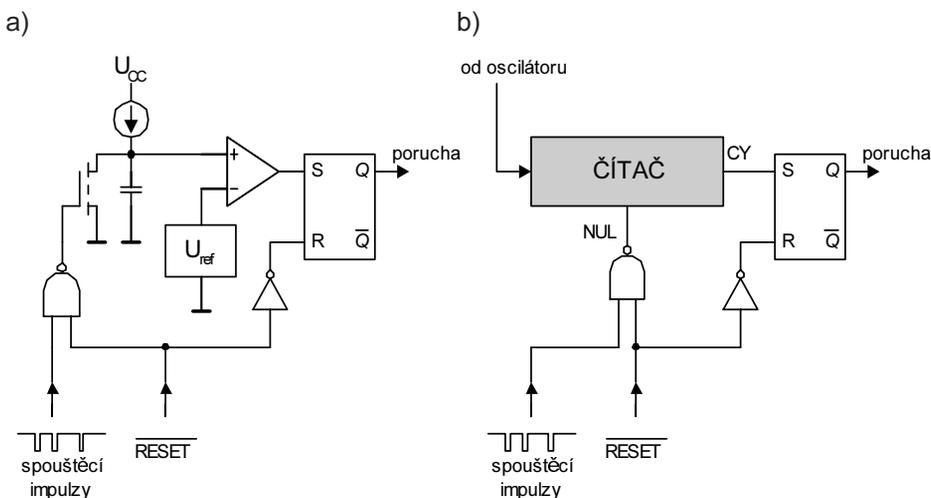
Diagnostika počítače představuje velmi rozsáhlou problematiku a týká se jak programů, tak i obvodů. Ani jeden z těchto prostředků není sám o sobě dokonalý a je nutné je vhodně kombinovat. Softwarové diagnostické prostředky jsou velmi pružné, mají však jednu podstatnou nevýhodu – při zhroutilí programu nefungují. Podstatná důležitost hardwarových prostředků je proto zřejmá.

Zmíníme se o nejčastějších kontrolních obvodech. Ty lze u vícečipového počítače doplnit jako vnější obvody k procesoru. U jednočipového mikropočítače je kontrola vnitřních obvodů záležitostí konstruktéra integrovaného obvodu. U moderních architektur je na ně pamatováno.

Velmi častým kontrolním obvodem je **diagnostický časovač** WDT (ang. Watch-Dog Timer). Jedná se o znovuspustitelný (ang. retriggerable) monostabilní klopný obvod nebo jeho funkční ekvivalent, který je programově spouštěn. Do programu jsou vloženy instrukce pro jeho spuštění tak často, aby se stále udržoval v dočasném stavu. Při poruše ve vykonávání programu lze s velkou pravděpodobností očekávat, že dojde k výpadku ve spuštění WDT a obvod se překloupí zpět do stabilního stavu. Tím je generováno hlášení o poruše. Existují zásadně dvě verze tohoto obvodu: asynchronní a synchronní – viz *obr. 5.16*. **Asynchronní verze** na *obr. 5.16a* je založena na analogovém principu, kdy kondenzátor je nabíjen ze zdroje proudu a při dosažení jistého napětí (tj. po jistém čase) se překloupí komparátor. Spínacím tranzistorem je kondenzátor čas od času vybit a tudíž napětí na něm při dostatečně častém vybíjení nikdy komparátor nepřekloupí. Při nu-

lování počítače se vybije kondenzátor a výstup se uvede do neaktivního stavu, takže při náběhu programu je dostatek času na první obsluhu WDT. Obvod vyžaduje kondenzátor o velké kapacitě, kterou nelze realizovat v integrované technologii. Tento WDT je tedy vždy koncipován jako vnější obvod.

Synchronní verze WDT – viz obr. 5.16b – využívá oscilátor a za ním následující čítač se vstupem nulování. Pokud čítač počítá nahoru a je dostatečně často programově nulován, nedopočítá nikdy do své plné kapacity. Pokud dojde k chybě v provádění programu a ten neobsahuje WDT dostatečně často, dojde k přenosu z nejvyššího bitu čítače a je tak signalizována porucha. Jako u asynchronní verze, i zde je během nulování počítače WDT blokován a jeho čítač je vynulován. Tento typ WDT může být součástí jak vnějších obvodů (např. kontrolních obvodů napájení), tak může být i uvnitř procesoru či jednočipového mikroprocesoru. Pokud je uvnitř, nemá svůj oscilátor a využívá hodinové impulzy procesoru. V tomto uspořádání však nelze rozpoznat selhání zdroje hodinových impulzů – čítač totiž přestane čítat a pak nikdy nedojde k přenosu. Proto při umístění WDT uvnitř jsou diagnostické obvody doplněny ještě o **kontrolní obvod oscilátoru**. Jeho výstup je logicky sečten s výstupem WDT.



Obr. 5.16 Diagnostický časovač: a) asynchronní verze; b) synchronní verze

Výstupem WDT je zpravidla generován nulovací impulz počítače a tím může být celý program nainicializován znovu od začátku. Toto řešení není ideální, neboť při trvalé poruše v paměti programu dojde k zásahu WDT znovu (periodicky), což musí být u zařízení s vyššími nároky na spolehlivost vyloučeno. U vyspělejších architektur jednočipových mikroprocesorů je proto aktivita každého zdroje nulova-

cího signálu **identifikována**, a to zápisem do příslušného bitu v jednom ze stavových registrů procesoru, nebo je patřičně modifikována počáteční adresa programu – typicky existuje **několik reset-vektorů**. Při náběhu se pak program větví a v případě nulování od WDT lze provést jinou akci, než při normálním náběhu. Pokud je WDT ve vnějších obvodech, nemusí jeho výstup způsobit nulování, nýbrž může být zaveden do speciálních havarijních obvodů.

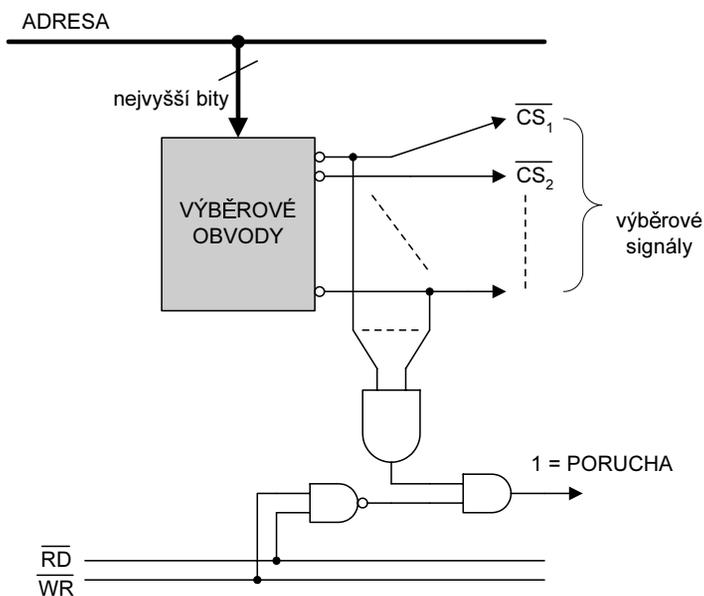
Ke spouštění WDT ve vnějších obvodech lze využít jeden bit jedné výstupní brány, nebo může být adresován prostřednictvím adresového dekodéru na vnějších sběrnicích. Pokud je uvnitř jednočipového mikropočítače, zachází se s ním jako s registrem, který má svoji adresu v prostoru periferních obvodů – jen zápis do něj je záměrně zkomplikován, aby se snížila pravděpodobnost jeho falešného spouštění při „bloudění“ programu v poruše. Zpravidla je do registru WDT nutné zapsat předepsané číslo, nebo se musí zápis bezprostředně po sobě dvakrát opakovat, apod.

V programu je nutné **rozmístit instrukce s obsluhou WDT** tak, aby nebyl překročen jeho nastavený čas (typicky desítky ms). Musí být proto vloženy jak v hlavní větvi programu, tak v podprogramech. Je nutné zvážit dobu provádění programových smyček (zvláště při iteracích) a eventuálně vložit obsluhu WDT i do nich. Při ladění programů je nutné WDT blokovat – to je u jednočipových mikropočítačů možné jedním bitem registru WDT.

Diagnostická účinnost WDT není absolutní. Mezi výskytem poruchy a vyvoláním zásahu WDT může uplynout dosti **dlouhá doba**, za kterou může vadně fungující počítač způsobit řadu chybných akcí. Proto jsou využívány ještě další kontrolní obvody.

Kontrola správnosti adresy zjišťuje, zda omylem nebyla vydána adresa, která nepatří žádné z existujících jednotek počítače. Na datovou sběrnici se pak v okamžiku čtecího impulsu nepřipojí žádný obvod a data, která jsou čtena, závisí na impedančním zakončení sběrnice. V každém případě jsou to data nesprávná, ale program o tom nemá žádnou informaci. Pokud se jedná o zápis, budou data ztracena, neboť se nikam nezapsala. Kontrolní obvody jsou založeny na zpracování výběrových signálů z adresového dekodéru (případně dokonalejších výběrových obvodů). Jestliže při čtecím nebo zápisovém sběrniceovém cyklu není žádný výběrový signál aktivní, zřejmě byla vydána adresa neexistující jednotky a je generováno hlášení o poruše – viz *obr. 5.17*.

Kontrola správnosti adresy nepostihuje případ, že adresovaná jednotka sice existuje, ale nepracuje v důsledku své vnitřní poruchy. Důležité jednotky proto mohou být vybaveny svými vnitřními diagnostickými obvody, které na konci sběrniceového cyklu potvrzují správné provedení operace. **Potvrzovací signály** z jednotek jsou přes obvody s otevřenými kolektory přivedeny na společnou potvrzovací sběrnici, zavedenou do centrálních kontrolních obvodů. Ty pak kromě kontroly správnosti adresu ještě kontrolují včasné potvrzení operace.



Obr. 5.17 Kontrola správnosti adresy

Jiným případem je **kontrola správnosti čtené instrukce**, přesněji operačního kódu. Neexistující kód hlásí dekodér instrukcí, který je vnitřní částí procesoru. Mezi chybou při čtení dat a při čtení instrukce je podstatný rozdíl: zatím co u dat nelze na poruchu usuzovat z jejich hodnoty (všechna čísla jsou možná), u instrukce existuje jen omezený počet operačních kódů (co je mimo tuto množinu, je chybou). Tyto kontrolní obvody musí být zabudovány přímo v dekodéru instrukcí a nelze je realizovat dodatečně jako vnější jednotku.