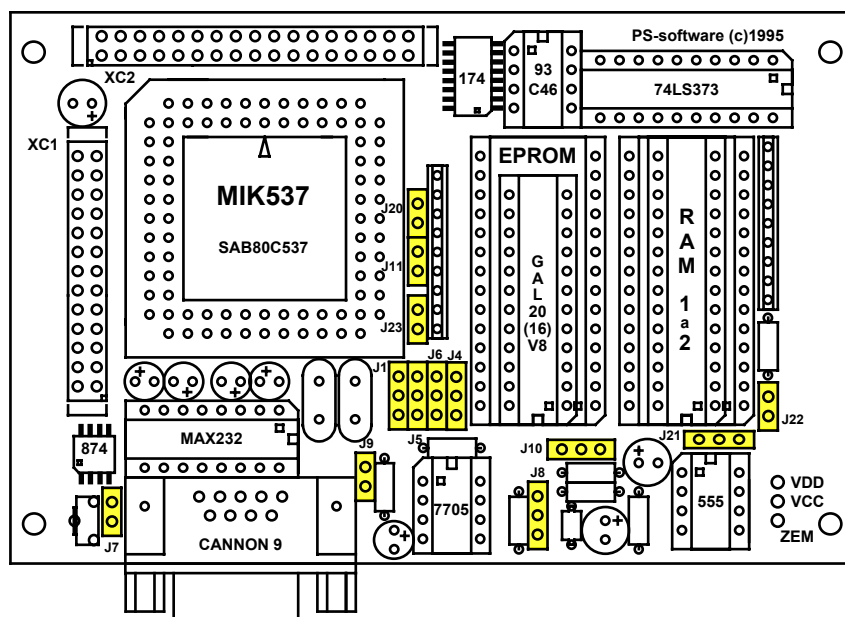


Mikroprocesorový systém MIK537V3

Univerzální mikroprocesorový systém MIK537 je osazen jednočipovým 8 bitovým mikroprocesorem firmy Siemens SAB80C537/517, který patří do vývojové řady procesoru 8051. Systém umožňuje připojit vnější paměť programu s kapacitou 32kB nebo 64kB, vnější paměť dat od 2kB do 40kB a je vybaven sériovou pamětí EEPROM s kapacitou 128, 256, 512, 1024 nebo 2048x8 bitů. Hlavními výhodami procesoru 80C537/517 jsou 8-bitový A/D převodník s 12 vstupními kanály a programovatelným rozsahem referenčního napětí s rozlišením $1/16 U_{ref}$, dva sériové kanály, tři interní čítače, 5 vstupů záchytného systému, které mohou být využity jako další zdroje vnějších přerušení, 8 výstupů systému s 8 komparačními registry využitelné k až 16-bitové pulzně šířkové modulaci nebo ke generování logických signálů, rozšířená vnitřní datová paměť na 256 bytů, aritmetická jednotka pro dělení 32/16 bitů, násobení 16*16bitů, posun a normalizaci 32 bitového čísla, 8 ukazatelů vnější datové paměti, 4 úrovně priority přerušovacího systému, tři režimy se sníženou spotřebou, watchdog a watchdog oscilátoru. Všechny důležité vstupy a výstupy procesoru jsou vyvedeny na dva konektory XC1 a XC2 typu PFL (2x13 a 2x17 vývodů). Pro snadnou komunikaci s nadřazeným počítačem, například typu PC, je systém vybaven obvodem MAX232, který zajišťuje převod duplexního sériového kanálu z úrovně TTL na úroveň V24. Takto zpracovaný sériový kanál je vyveden na standardní konektor CANNON 9 (vidlice). Řídicí systém je vybaven vstupy U_{CC} a U_{DD} pro připojení napájení systému. Nejsou-li využívány u procesoru režimy se sníženou spotřebou Idle, Slow a Power down mód, budou oba napájecí vstupy spojeny a připojeny na 5V. V ostatních případech se připojuje 5V na vstup U_{CC} a zdroj záložního napětí na vstup U_{DD} . Pomocí spínače J9 je možné z obvodu kontroly napájecího napětí U_{CC} přivést signál na vstup vnějšího přerušení procesoru $\overline{INT0}$.

Univerzální mikropočítač je určen pro komunikační, měřicí, řídicí a regulační aplikace včetně jednoduššího zpracování signálů jako jsou:

**KONVERZE KOMUNIKAČNÍCH PROTOKOLŮ,
SBĚR DAT S PŘÍŘAZENÍM
ČASOVÝCH A KALENDÁŘNÍCH ÚDAJŮ, ŘÍZENÍ
BEZPEČNOSTNÍCH SYSTÉMŮ - KONTROLA A
REGISTRACE PŘÍSTUPŮ,
ŘÍZENÍ PRŮMYSLVÝCH PROCESŮ, SLEDOVÁNÍ A
ŘÍZENÍ SPOTŘEBY ENERGIE, SLEDOVÁNÍ A
ŘÍZENÍ EXPERIMENTŮ**



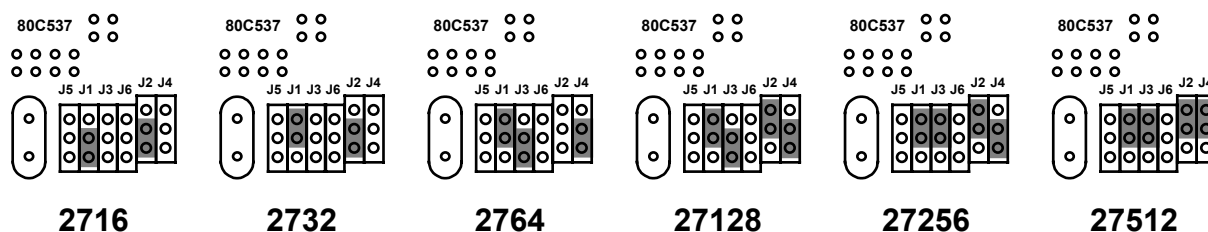
Obr. 1 Systém MIK537V3

Mikroprocesorový systém MIK537 má tyto vlastnosti a parametry:

| | |
|---------------------------------------|---|
| Vnější paměť programu: | Verze2: 2kB (2716), 4kB (2732), 8kB (2764), 16k (27128), 32kB (27256) a 64kB (27512) Verze3: 32kB (27256) a 64kB (27512) |
| Vnější datová paměť 1: | Paměť RAM v úzkém pouzdře DIL. 8kB (6164) Adresy 0000H ÷ 1FFFFH opakující se na adresách: 2000H ÷ 3FFFFH, 4000H ÷ 5FFFFH a 6000H ÷ 7FFFFH nebo 32kB (61256) Adresy 0000H ÷ 7FFFFH |
| Vnější datová paměť 2: | Paměť RAM v širokém pouzdře DIL, na přání zákazníka se zálohováním 2kB (6116) Adresy 8000H ÷ 8FFFFH opakující se na adresách: 8800H ÷ 8FFFFH, 9000H ÷ 97FFFH, 9800H ÷ 9FFFFH, A000H ÷ A7FFFH, A800H ÷ AFFFFH, B000H ÷ B7FFFH, B800H ÷ BFFFFH nebo 8kB (6164) Adresy 8000H ÷ 9FFFFH opakující se na adresách: A000H ÷ BFFFFH nebo speciálně 32kB s omezením hodin r.č. a RAM1 nebo EEPROM |
| Vnější sériová paměť EEPROM: | 128÷2048x8bitů (93C46÷86) přístupná přes dodávané podprogramy v jazyce symbolických adres (Assembleru) a jazyce C. |
| Vstupně/výstupní vodiče: | 12 vstupů A/D převodníku nebo logických signálů, 36 vstupně/výstupních vodičů včetně vstupů přerušení, časovačů, záchytného systému, výstupů komparačního systému a druhé sériové brány. |
| Sériový kanál: | RS232 / V24 nebo RS485, přenosová rychlost - 100 kbitů/s |
| Napájecí napětí U_{CC} a U_{DD} : | 5V \pm 5%, U_{DD} - je současně referenčním napětím převodníku A/D, není-li použit obvod MAX874 (zdroj referenčního napětí 4,096V) |
| Odběr ze zdroje: | 110 mA - pro CMOS paměti EPROM a RAM Idle a Slow mód = I_{nom} - (15÷40 mA) v závislosti na konfiguraci Power down mód = (1,5÷6 mA) pouze pro CMOS paměti a program v EPROM |
| Hodinový kmitočet: | 1,2 až 12MHz standardně 11.0592 MHz. |
| Rozsah provozních teplot: | 0 až 70°C |
| Hodiny reálného času: | Zvláštní vybavení na přání zákazníka s indikací sekund, minut, hodin, dnů, dne v týdnu, měsíce a roku (na dvě platné cifry) v BDC kódu. Systém neumožňuje od těchto hodin generovat jakékoliv přerušení. |
| Verze: | Řídící - aplikační program v EPROM, vývojová - aplikační program nahrán z PC do jedné z pamětí RAM a spuštěn |
| Rozměry: | 11,2 x 8,0 cm včetně konektoru, výška 2,0 cm 11,2 x 7,3 cm - plošný spoj 10,55 x 6,3 cm - rozteč děr o průměru 3 mm. |

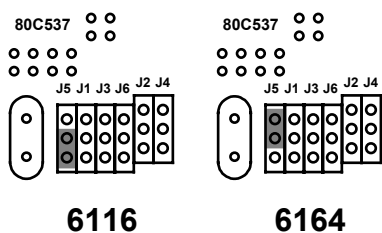
Vlastnosti a konfigurace MIK537

Mikroprocesorový systém MIK537 je navržen jako uzavřený univerzální řídicí a vývojový systém (MIK537V) systém, který obsahuje řadu funkcí potřebných k řízení jednoduchých i složitějších aplikací včetně možností zpracování signálů. Systém je vybaven vnější pamětí programu o velikosti 2, 4, 8, 16, 32 nebo 64kB. Je-li systém použit v aplikaci, u které nevystačíme s kapacitou rozšířené vnitřní datové paměti procesoru (256 bytů), může uživatel využít vnější datovou paměť o kapacitě 2 nebo 8kB (případně i 32 kB s určitými omezeními) v širokém pouzdře DIL a 8 nebo 32kB v úzkém pouzdře DIL. Celková kapacita vnější datové paměti RAM tak může dosáhnout kapacity 2, 8, 10, 16, 32, 34, 40kB. Konfigurace příslušné vnější programové a datové paměti se provádí pomocí zkratujících propojek na šesti nožových přepínačích J1 až J6, jejichž umístění v mikroprocesorovém systému je zobrazeno na obr.1. Na obr.2 jsou zobrazeny všechny konfigurace přepínačů J1 až J4 pro vnější paměti programu, realizované pamětmi EPROM 2716 (2kB) až 27512 (64kB). Na obr.3 je zobrazeno nastavení přepínače J5

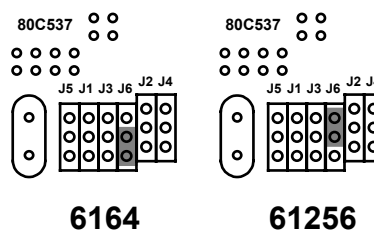


Obr.2. Konfigurace paměti EPROM

pro vnější paměť dat, realizovanou pamětmi 6116 (2kB) nebo 6164 (8kB) v širokém pouzdře DIL a na obr.4 je zobrazeno nastavení přepínače J6 pro vnější paměť dat, tvořenou pamětmi 6164 (8kB) nebo 61256 (32kB) v úzkém pouzdře DIL. Tmavě vybarvené plošky určují polohy zkratovacích propojek. V případech pamětí 2716, 2732 a 2764 jsou přepínače, kde na **umístění zkratovací propojky nezáleží** a proto není na obr.2 nakreslena vůbec. Přepínač J21 (V1), který slouží pro konfiguraci široké paměti typu 61C256, se plně využívá pouze v zakázkově upravených systémech. Přepínač J22 propojuje adresu A14 na širokou paměť. Pro paměti s vyvedeným interruptem musí být rozpojena. Systém je dále vybaven sériovou pamětí EEPROM o kapacitě 128÷2048x8bitů, která je přístupná pomocí podprogramů dodávaných výrobcem v jazyce symbolických

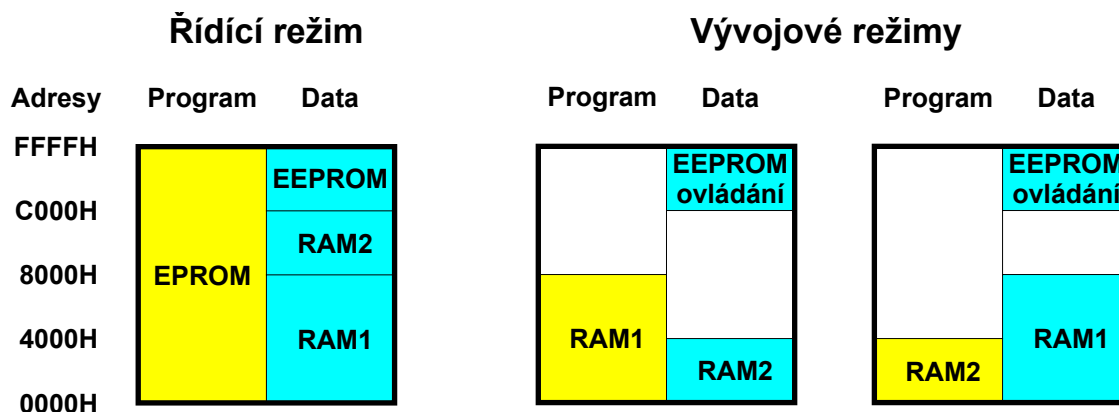


Obr.3. Konfigurace paměti RAM (široké pouzdro DIL)



Obr.4. Konfigurace paměti RAM (úzké pouzdro DIL)

adres a jazyce C. Paměť lze využít jako paměť konstant, korekčních hodnot nebo přístupových hesel, které je v závislosti na aplikaci třeba občas měnit. Na obr.5 je zobrazeno využití paměťových prostorů v popisovaném systému řídicí verze, kde aplikační program je uložen v paměti EPROM, a v obou vývojových režimech ve verze vývojové. Jestliže vývojovou verzi využíváme jako verzi řídicí, potom rozdělení bude stejné jako u verze řídicí s tím, že funkce pro přepínání paměťových prostorů leží ve stejném adresovém prostoru jako paměť EEPROM. Nesprávným přístupem do prostoru EEPROM potom můžeme způsobit přepínání paměti.



Obr.5 Rozdělení paměťového prostoru MİK537

Vyjma konfiguračních přepínačů pro programovou a datovou paměť J1 až J6 a J21 je systém vybaven dalšími šesti spínači. Spínač J11 slouží k nastavení signálu EA pro konfiguraci programové paměti procesoru do log.0 (spínač spojen) nebo log.1 (spínač rozpojen). Je-li program umístěn ve vnější paměti programu EPROM, potom musí být EA=0, je-li využívána vnitřní programová paměť procesoru (87C537 nebo obdobné procesory), potom by mělo být EA=1. Spínač J7 ovládá signál procesoru \overline{PE} / SWD (Power saving mode enable / Start watchdog timer). Watchdog ("hlídací pes") je čítač, který slouží ke kontrole správné činnosti programu v mikroprocesorovém systému. Protože správně probíhající program musí zajistit vynulování tohoto čítače dříve, než dojde k jeho přetečení a následnému vynulování procesoru, je činnost čítače watchdog špatně slučitelná s režimy procesoru se sníženou spotřebou. V módu Idle způsobí povolená činnost watchdog po uplynutí nastavené doby vynulování procesoru a jeho návrat k normální činnosti od adresy 0000H. V power down módu je vyřazen z činnosti i oscilátor procesoru a proto není činnost čítače watchdog možná. Proto výrobce zajistil, aby při povolené činnosti čítače watchdog (\overline{PE} / SWD =1) byly instrukce pro uvedení systému do power down módu ignorovány a program pokračoval následujícími instrukcemi. Proto je systém vybaven spínačem J7, který ovládá signál povolení (spínač J7 je rozpojen) nebo zakázání (spínač J7 zkratován) činnosti obvodu watchdog. Mikroprocesor 80C537 je kromě čítače watchdog vybaven i obvodem kontrolujícím činnost oscilátoru (oscilátor watchdog). Na čipu procesoru je umístěn RC oscilátor, který bez vnějších součástek kmitá na kmitočtu cca 300kHz a kmitočtový komparátor. Jestliže klesne kmitočet krystalového oscilátoru pod uvedený kmitočet, je generováno nulování procesoru. Činnost

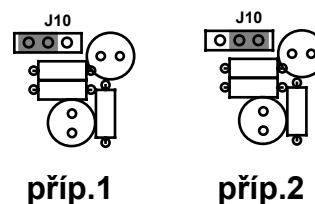
tohoto obvodu je ovládána signálem OWE procesoru, který může být vynulován zkratováním spínače J20 nebo nastaven do log.1 (spínač J20 rozpojen) a činnost obvodu je povolena.

Standardně je mikroprocesorový systém MIK537 nulován třemi způsoby. Základní nulování je odvozeno z napěťového komparátoru napájecího napětí U_{CC} a může být konfigurováno přepínačem J10 na dvě varianty:

1) Systém je nulován v případě poklesu napájecího napětí U_{CC} pod minimální napětí $U_{CCmin} = 4,5V$.

2) Systém je nulován při náběhu napětí U_{CC} a není nulován při poklesu napětí.

Na obr.6 je zobrazena poloha zkratovací propojky na přepínači J10 pro obě varianty. Ve vývojovém režimu, kdy MIK537V je osazen obvodem GAL20V8, je možné s ohledem na počáteční nastavení tohoto obvodu využívat **pouze** druhou variantu nulování. Stejná situace je i v případě využití vývojového systému jako řídicího systému. Dalším zdrojem přerušení je vstupní vývod procesoru RESET vyvedený na uživatelský konektor



Obr.6 Konfigurace nulování

XC2-12. Zdrojem nulování může být čítač watchdog, který při přetečení generuje na vývodu RO po dobu 8 nebo 128 strojových cyklů log.0. Nulování systému MIK537 umožňuje i signál sériové linky DTR (Data Transmit Ready - připravenost PC), který je ovládán nejnižším bitem registru pro řízení modemu u počítače PC (adresa 3FCH (pro COM1), adresa 2FCH (pro COM2)). Nulování z nadřazeného počítače je umožněno po zkratování spínače J8 nastavením příslušného bitu v registru modemu do úrovně log.1. Na konektoru CANNON 9 vývodu DTR to odpovídá napětí +7V až +12V. Není-li zkratovací propojka použita, je tato možnost nulování vyřazena z činnosti. Ve verzi MIK537V1 je spínač J8 nahrazen přepínačem. Je-li propojka v poloze blíže kraji desky, potom nulování z počítače PC zajistí vynulování celého systému. Tato možnost musí být používána ve vývojovém režimu. Přepnutí přepínače do opačné polohy zajišťuje nulování pouze procesoru a tím i testované aplikace, běžící v paměti RAM bez návratu do vývojového prostředí, uloženého v paměti EPROM.

Posledním konfiguračním spínačem je spínač J9, který slouží k připojení nulovacího výstupu napěťového komparátoru 7705 s aktivní úrovní log.0 ke vstupu vnějšího přerušení INT0. Zkratováním spínače J9 je výstup komparátoru propojen se vstupem INT0 a při poklesu napájecího napětí může být generováno přerušení, zajišťující uchování nezbytných hodnot v zálohované vnitřní paměti procesoru (U_{DD}) nebo externí datové paměti tvořené obvodem zero power RAM. Při využití tohoto režimu je vhodné zajistit přechod procesoru do režimu se sníženou spotřebou nebo napájením (power down módu). Při použití tohoto módu je však nezbytné generovat nulování systému pouze po náběhu napájecího napětí U_{CC} (viz. přepínač J10), které obnoví normální činnost procesorového systému. Není-li power down mód odvozen od poklesu napájecího napětí U_{CC} ,

musí být normální činnost procesoru aktivována uživatelským nulováním. **Je-li vývod $\overline{\text{INT0}}$ využit jako výstup, spínač J9 musí být rozpojen.**

Z mikroprocesoru 80C537 jsou vyvedeny všechny důležité vstupy a výstupy na dva konektory XC1 s 2x13 vývody (PFL26) a XC2 s 2x17 vývody (PFL34) včetně obou sériových kanálů z nichž první je konvertován obvodem MAX232 nebo 75176 do rozhraní RS232 nebo RS485 a vyveden na standardní konektor CANNON o 9 vývodech. V následujících tabulkách je popsáno umístění jednotlivých vývodů procesoru 80C537 na konektorech XC1(tab.1), XC2(tab.2) a sériovém konektoru CANNON (tab.3).

Konektor XC1

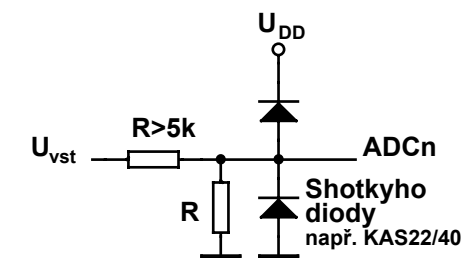
| Vývod | Název | Funkce |
|---------|--------------------------|--|
| 1 | P10 | I/O brána 1 bit P1.0, $\overline{\text{INT3}}$ nebo CC0 I/O záchyť./kompar.systém |
| 2 | P11 | I/O brána 1 bit P1.1, $\overline{\text{INT4}}$ nebo CC1 I/O záchyť./kompar.systém |
| 3 | P12 | I/O brána 1 bit P1.2, $\overline{\text{INT5}}$ nebo CC2 I/O záchyť./kompar.systém |
| 4 | P13 | I/O brána 1 bit P1.3, $\overline{\text{INT6}}$ nebo CC3 I/O záchyť./kompar.systém |
| 5 | P14 | I/O brána 1 bit P1.4, $\overline{\text{INT2}}$ nebo CC4 I/O záchyť./kompar.systém |
| 6 | P15 | I/O brána 1 bit P1.5 nebo T2EX vstup naplnění čítače T2 |
| 7 | P16 | I/O brána 1 bit P1.6 nebo výstup systémových hodin CLKOUT |
| 8 | P17 | I/O brána 1 bit P1.7 nebo vstup čítače T2 |
| 9 | P56 | I/O brána 5 bit P5.6 nebo CCM6 kon. komparační systém 6 |
| 10 | P57 | I/O brána 5 bit P5.7 nebo CCM7 kon. komparační systém 7 |
| 11 | T1 | I/O brána 3 bit P3.5 nebo vstup čítače/časovače 1 |
| 12 | $\overline{\text{INT1}}$ | I/O brána 3 bit P3.3 nebo vstup vnějšího přerušení $\overline{\text{INT1}}$ |
| 13 | T0 | I/O brána 3 bit P3.4 nebo vstup čítače/časovače 0 |
| 14 | $\overline{\text{INT0}}$ | I/O brána 3 bit P3.2 nebo vstup vnějšího přerušení $\overline{\text{INT0}}$ |
| 15 | ADC0 | První vstup A/D převodníku nebo vstup brány 7 bit 0 |
| 16 | ADC1 | Druhý vstup A/D převodníku nebo vstup brány 7 bit 1 |
| atd. | | |
| 22 | ADC7 | Osmý vstup A/D převodníku nebo vstup brány 7 bit 7 |
| 23 | U_{DD} | Záložní napájecí napětí 5V - zálohování vnitřní RAM CPU, zdroj referenčního napětí pro A/D převodník není-li MAX874. |
| 24 | AVSS | Zem A/D převodníku |
| 25 a 26 | GND | Uzemnění |

Tabulka 1. Obsazení vývodů na konektoru XC1

Jak vyplývá z tab.1 a 2 je na konektoru vstupů A/D převodníku vyvedeno kromě uzemnění GND také záložní napětí U_{DD} . Důvodem tohoto opatření je nutnost splnění přísného kritéria pro vstupní napětí kteréhokoliv vstupu A/D převodníku. Vstupní napětí ADC0 až ADC12 **musí splnit tuto podmínku**

$$U_{SS} - 0,2V < ADCn < U_{DD} + 0,2V$$

Pokud si uživatel není jist, zda tato podmínka bude splněna, doporučujeme provést ošetření signálu podle obr.7.



Obr.7. Ochranný obvod A/D převodníku

Konektor XC2

| Vývod | Název | Funkce |
|---------|----------|--|
| 1 | P47 | I/O brána 4 bit P4.7 nebo výstup CM0 kompar. kanálu 0 |
| atd. | | |
| 8 | P40 | I/O brána 4 bit P4.0 nebo výstup CM7 kompar. kanálu 7 |
| 9 | U_{CC} | Napájecí napětí 5V |
| 10 | U_{DD} | Záložní napájecí napětí 5V - zálohování vnitřní RAM CPU, zdroj referenčního napětí pro A/D převodník, není-li použit MAX874. |
| 11 | RO | Výstup nulovacího signálu procesoru |
| 12 | RESET | Vstup nulování procesoru |
| 13 a 14 | GND | Uzemnění |
| 15 | AVSS | Zem A/D převodníku |
| 16 | U_{DD} | Záložní napájecí napětí 5V - zálohování vnitřní RAM CPU, zdroj referenčního napětí pro A/D převodník není-li MAX874. |
| 17 | ADC11 | Dvanáctý vstup A/D převodníku nebo vstup brány 8 bit 3 |
| atd. | | |
| 20 | ADC8 | Devátý vstup A/D převodníku nebo vstup brány 8 bit 0 |
| 21 | P67 | I/O brána 6 bit P6.7 |
| atd. | | |
| 26 | P62 | I/O brána 6 bit P6.2 nebo výstup TxD druhého sériového kanálu |
| 27 | P61 | I/O brána 6 bit P6.1 nebo vstup RxD druhého sériového kanálu |
| 28 | P60 | I/O brána 6 bit P6.0 nebo vstup \overline{ADST} start A/D převodníku |
| 29 | P50 | I/O brána 5 bit P5.0 nebo CCM0 kon. komparační systém 0 |
| atd. | | |
| 34 | P55 | I/O brána 5 bit P5.5 nebo CCM5 kon. komparační systém 5 |

Tabulka 2. Obsazení vývodů na konektoru XC2

Konektor CANNON 9

| Vývod | Název vůči PC | Funkce na desce systému MIK537 |
|-------|---------------|---|
| 1 | DCD | Data Carrier Detect - nezapojen |
| 2 | RxD | Výstup přenášených sériových dat do PC |
| 3 | TxD | Vstup přijímaných sériových dat z PC |
| 4 | DTR | Data Terminal Ready - Signál indikující připravenost PC. Může být využit k nulování MIK537. |
| 5 | GND | Uzemnění |
| 6 | DSR | Data Set Ready - Signál indikující připravenost periferie. Nastaven na trvalou připravenost MIK537. |
| 7 | RTS | Request To Send - Připravenost PC k vysílání. Propojen s vývodem 8. |
| 8 | CTS | Clear To Send - Připravenost periferie k příjmu. Propojen s vývodem 7. |
| 9 | RI | Ring Indicator - Hlášení o příjmu - nezapojen. |

*Tabulka 3. Obsazení vývodů na konektoru CANNON***Konektor CANNON 9 pro rozhraní RS485**

| Vývod | Název | Funkce na desce systému MIK537 |
|-------|----------|---|
| 1 | GND | Uzemnění |
| 2 | | Nezapojen |
| 3 | | Nezapojen |
| 4 | Tx / Rx+ | Kladný výstup nebo vstup přenášených sériových dat |
| 5 | Tx / Rx- | Záporný výstup nebo vstup přenášených sériových dat |
| 6 | | Nezapojen |
| 7 | | Nezapojen |
| 8 | Tx / Rx+ | Kladný výstup nebo vstup přenášených sériových dat |
| 9 | Tx / Rx- | Záporný výstup nebo vstup přenášených sériových dat |

Tabulka 4. Obsazení vývodů na konektoru CANNON

Řídící i vývojový systém MIK537 je realizován na jednom plošném spoji s označením MIK537V a jednotlivé verze se od sebe liší pouze v osazení programovatelného obvodu U7. Řídící verze je osazena obvodem GAL16V8 a jeho jednotlivé výstupní vývody jsou naprogramovány na kombinační výstupy, které realizují logické kombinační

rovnice z tab.5. Aktivační signál pro paměť EPROM je trvale aktivován, a proto je nutné mikroprocesorový systém MIK537 osadit pamětí s přístupovou dobou maximálně 250ns. Pro snížení spotřeby jsou aktivační signály vnějších datových pamětí funkcemi jak adresových, tak i řídicích signálů (\overline{RD} , \overline{WR}) a proto je třeba systém osadit pamětmi RAM s přístupovou dobou maximálně 200ns pro piezokeramický rezonátor 12MHz.

| Řídící verze MIK537 | |
|---|--|
| $\overline{CSROM} = VCC$ | $\overline{CSR1} = \overline{A15} * (\overline{RD} + \overline{WR})$ |
| $\overline{CSR2} = A15 * \overline{A14} * (\overline{RD} + \overline{WR})$ | $\overline{OER1} = \overline{RD}$ |
| $\overline{ZAPIS} = A15 * A14 * \overline{WR}$ | $RESET = RST + \overline{RSTPC}$ |
| $\overline{D0} = \overline{OUT} \text{ a } D0.TRST = A15 * A14 * \overline{RD}$ | |

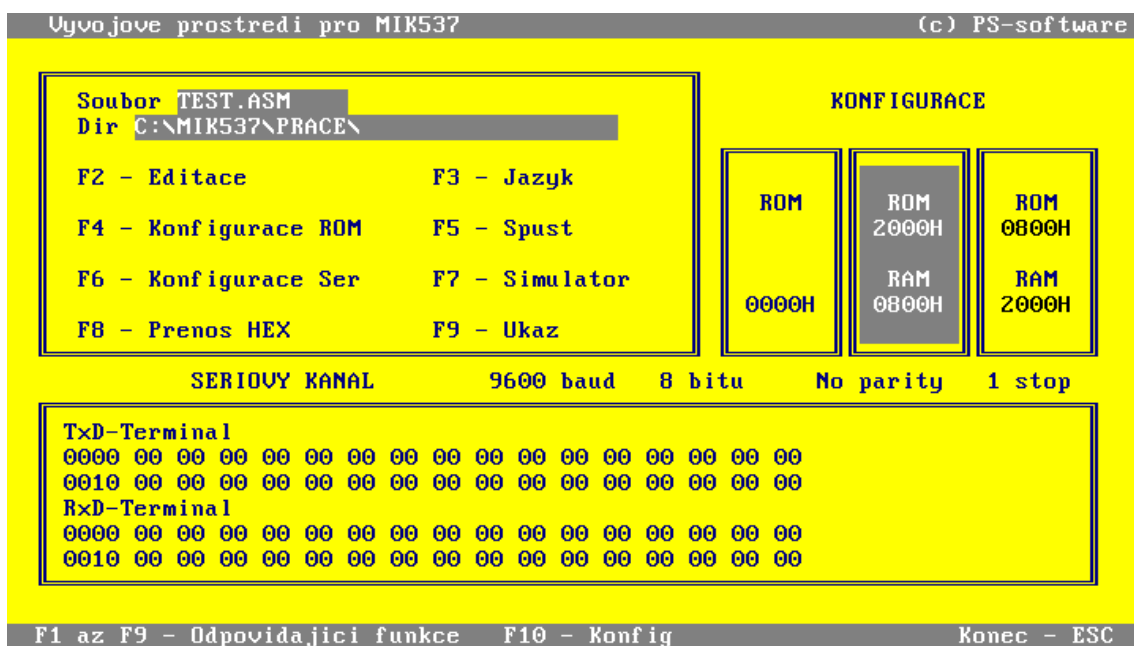
Tabulka 5. Logické funkce realizované obvodem GAL16V8

Vývojová verze je osazena obvodem GAL20V8 nebo PALCE22V10. Z jeho výstupních vývodů jsou dva naprogramovány na sekvenční výstup, zbývající výstupy jsou kombinační. Logické rovnice, které realizují jednotlivé výstupy, nejsou veřejně přístupné. Aktivační signál pro paměť EPROM je trvale aktivován po první náběžné hraně signálu \overline{PSEN} , při kterém jsou oba signály OUT1 a OUT2 nulové. Proto je nutné mikroprocesorový systém MIK537 osadit pamětmi EPROM s přístupovou dobou maximálně 250ns. Pro snížení spotřeby jsou aktivační signály vnějších datových pamětí funkcemi jak adresových, tak i řídicích signálů (\overline{RD} , \overline{WR} , \overline{PSEN}) a proto je třeba systém osadit pamětmi RAM s přístupovou dobou maximálně 200ns pro datovou paměť (\overline{RD} , \overline{WR}) a 120ns pro programovou paměť (\overline{PSEN}) pro piezokeramický rezonátor 12MHz.

Vývojové prostředí MIK537

Vývojové prostředí pro mikroprocesorový systém MIK537 umožňuje vývoj programového vybavení v jazyce symbolických adres nebo jazyce C bez dalšího hardwarového vybavení jako je například simulátor EPROM. Prostředí umožňuje snadné spouštění uživatelem definovaného editoru, assembleru, překladače jazyka C a softwarového simulátoru, prohlížení vytvořených programů a jejich překladů, včetně přijatých znaků ze sériové linky a přenesení přeložených souborů v INTEL_HEX formátu do jedné z pamětí RAM systému MIK537. Protože prostředí prozatím neumožňuje definovat body zastavení (break point), je vybaveno výraznější podporou pro sériovou linku, která uživateli umožňuje přijímat vyslané hodnoty po sériové lince na nastavené přenosové rychlosti, zobrazovat na obrazovce PC a nebo ukládat do souboru s příponou .SER o velikosti maximálně 4kB.

Vlastní prostředí se instaluje z distribuční diskety MIK537 V1.2 příkazem INSTALL A: nebo INSTALL B:, podle toho, do které mechaniky byla vložena. Na disku C: se vytvoří direktorář MIK537 a dva poddirektáře C:\MIK537\PRACE a C:\MIK537\DODAT. Direktorář C:\MIK537 je určen pro vlastní vývojové prostředí (MIK537.EXE) a jeho konfigurační soubor (MIK537.CFG). Pro vyvíjené programy je určen direktorář C:\MIK537\ PRACE. Pro uživatelem definovaný editor, assembler, překladač a simulátor je určen direktorář C:\MIK537\DODAT. Uvedené cesty si může uživatel změnit v konfiguračních okénkách. Po vlastním spuštění programu MIK537 se na obrazovce objeví obr.1, který se skládá ze tří oken a řádku nápovědy. Horní levé okno zobrazuje možnosti, které poskytuje program MIK537. Tři okénka pod názvem KONFIGURACE určují aktuální konfiguraci systému a poslední okno slouží uživateli k obsluze duplexního sériového kanálu po spuštění uživatelské aplikace v systému. Asi dvě vteřiny po spuštění aplikace se zvýrazní jedno ze tří konfiguračních okének, určujících aktuální konfiguraci. Je-li



Obr.1. Vývojové prostředí MIK537

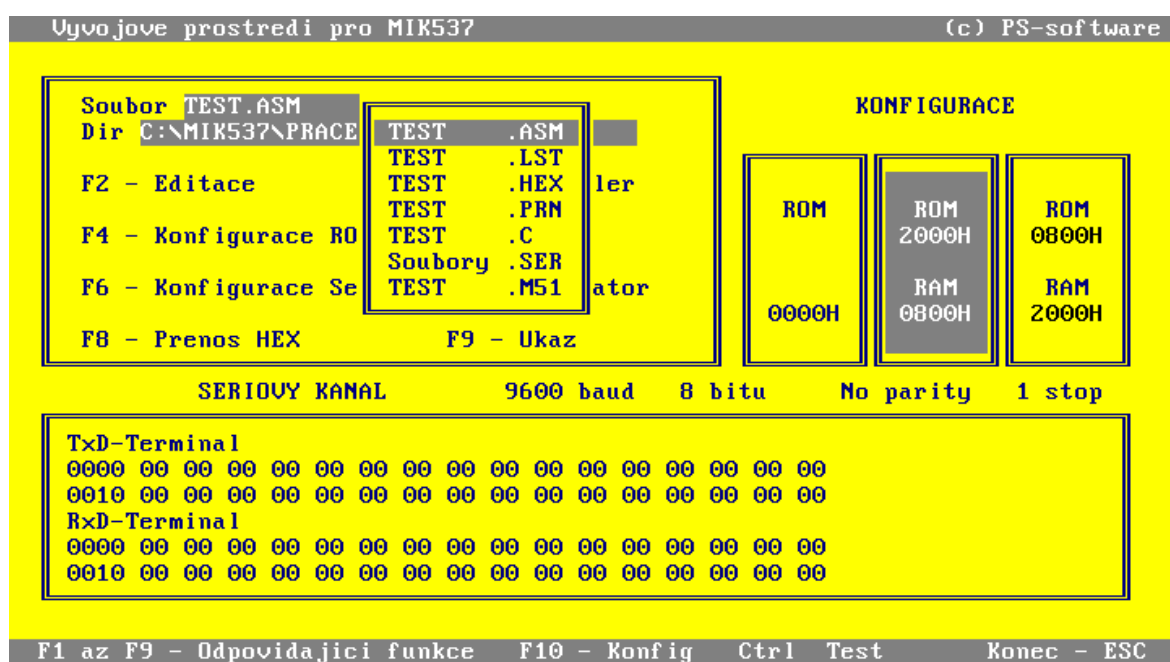
systém osazen jednou pamětí RAM, potom ve vývojovém režimu může představovat pouze pa-

měť programu, a proto bude zvýrazněno prvé konfigurační okénko s nápisem ROM s hodnotou odpovídající velikosti paměti. Je-li systém osazen dvěma paměťmi RAM (RAM1 a RAM2), potom bude zvýrazněno druhé okénko, ve kterém je paměť RAM1 vnější pamětí programu (ROM) a paměť RAM2 vnější pamětí RAM. Oba paměťové prostory začínají na adrese 0000H a končí na adrese, odpovídající kapacitě dané paměti mínus jedna. Ve zbývajícím paměťovém prostoru dochází k jejich zrcadlení. Pomocí **klávesy F4** lze konfigurační políčko zvýraznit a pomocí šipek (←,→) vybrat druhou variantu (tj. RAM1 = vnější paměť RAM, RAM2 = vnější paměť programu ROM). Je-li systém vybaven pouze jednou pamětí, potom nelze provést ve vývojovém režimu změnu konfigurace.

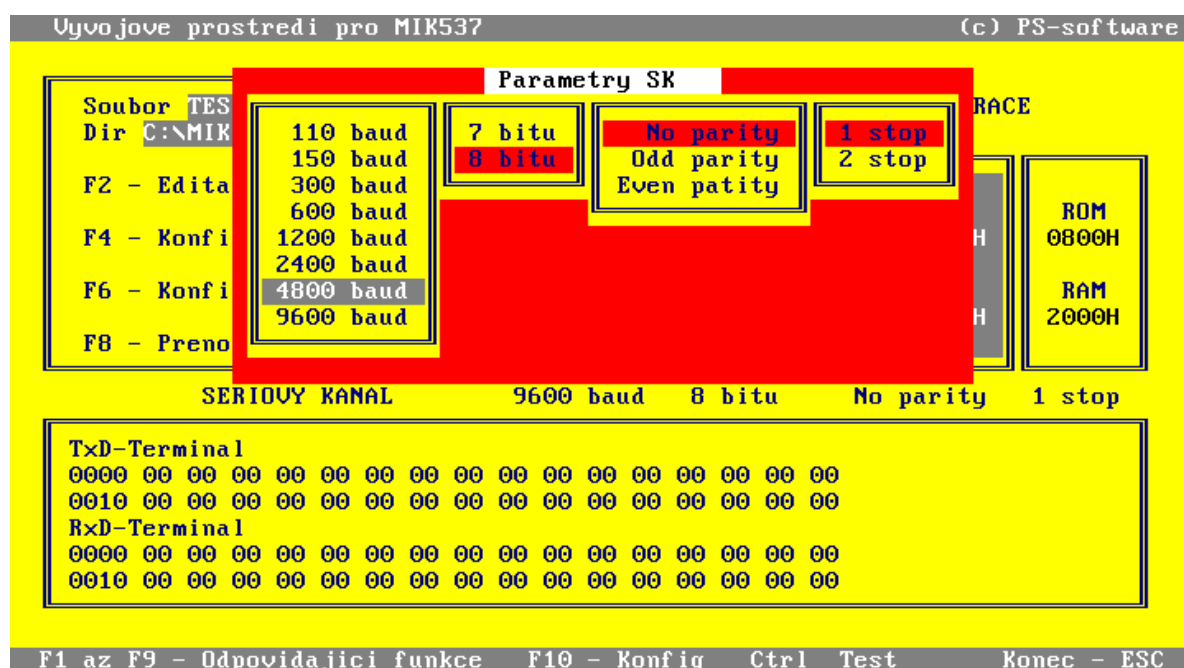
Největší okno informuje o jménu vyvíjeného uživatelského programu a direktoráři, v kterém je umístěn. Změna jména nebo direktoráře je umožněna pomocí kláves (↑,↓), které zvýrazní vybraný řádek, který je potom možné konfigurovat. Povolnými řídicími klávesami jsou (→,←, Del, Back, Insert, Home, End). Jestliže neznáme přesně jméno programu, se kterým chceme pracovat, zmáčkneme **klávesu F1**, která vyvolá vytvoření nabídky programů s právě uvedenou příponou. Je-li zapsán v okénku soubor FILE.C, potom jsou vyhledávány soubory s příponou C. Přípona .* je též povolena, ale je třeba pamatovat na to, že nabídka souborů je omezena počtem 20. Potvrzením vybraného souboru (**klávesa Enter**) je jméno souboru přeneseno do příslušné řádky. **Klávesy F2** - editor, **F3** - assembler, **Ctrl~F3** - jazyk a **F7** - simulátor umožňují vyvolat uživatelem definované sekvence programů z konfiguračního menu (F10 - viz. dále). Každý příkaz se skládá z vlastního jména programu, umístěného obvykle v direktoráři C:\MIK537\DODAT, typu přípony zpracovávaného souboru a parametrů, se kterými má být vlastní program spuštěn. **Klávesa F8** umožňuje natažení přeloženého programu ve formátu INTEL _HEX do konfigurací určené paměti RAM a **klávesa F5** umožňuje vlastní spuštění vyvíjeného programu. Je-li v přenášeném programu byte, jehož adresa přesahuje kapacitu paměti osazenou na modulu, je uvedena skutečnost indikována chybovým hlášením, po kterém může být vlastní aplikace spuštěna se všemi důsledky chybného chování nebo zbloudění programu. Počáteční adresa přenášeného programu v INTEL _HEX formátu je uživateli nabídnuta jako adresa spuštění programu a může být uživatelem přepsána. Programem VYVOJ1 (nebo VYVOJ2) (EEPROM) je potom vygenerována sekvence, která zajistí obvodové odpojení paměti EPROM a připojení zvolené paměti RAM jako programové paměti. Spuštěnou aplikaci lze zatím zastavit pouze individuálním programem (např. čekajícím na příchod signálu ze sériové linky) nebo vynulováním systému MIK537 současným zmáčknutím kláves Ctrl a R. Na obrazovce se objeví nápis *Nuluji systém MIK537* a činnost uživatelské aplikace je zastavena. Vývoj některých uživatelských aplikací usnadní možnost konfigurace příjmu znaků ze sériové linky. Jsou-li při spuštěné aplikaci zmáčknuty klávesy **Ctrl~A**, přejde vývojové prostředí do režimu znakového příjmu. Zmáčknutím kláves **Ctrl~H** se opět vrátíme do standardního režimu. Jestliže ve spuštěné aplikaci zmáčkneme klávesy **Ctrl~F** a zadáme jméno souboru, potom do mikropočítače MIK537 je po sériové lince vyslán textový nebo binární soubor zadaného jména. Uvedená skutečnost je indikována nápisem *Vysílám* v posledním řádku obrazovky. V průběhu vysílání jsou přijímány počítačem PC znaky vysílané mikropočítačem, ale zobrazeny budou až po odvysílání celého souboru. Počet současně přijatých znaků by neměl překročit počet 4096. V opačném případě nebudou přijaté znaky správně zobrazeny.

Klávesa F9 umožňuje prohlížení souborů souvisejících s vyvíjeným programem obr.2. V nabídce se objeví jména souborů, se kterými uživatel pracuje. Je-li jedna z variant vybrána, potom obsah souboru je možné si prohlížet za použití kláves ↑, ↓, ←, →, PgDn, PgUp, Home, Back a End. Pro snadné vyhledávání chyb v assembleru byla zavedena funkce hledající nápisy ERROR (znak E), pro jazyk C byla navíc zavedena funkce hledající nápisy WARNINGS (znak W) a pro obecné použití funkce hledající maximálně 8-mi znakový řetězec (znak F) bez rozlišení velkých a malých písmen. Poslední nabídku tvoří soubory s příponou .SER, které vzniknou zápisem přijímaných znaků při spuštění aplikaci, je-li tato varianta vybrána. Konfiguraci typu zápisu do souboru nalezneme pod klávesou **F6**, kde můžeme vybrat zápis ASCII, kdy soubor je tvořen přijatými binárními hodnotami nebo zápis HEX, který je podobný paměťovému výpisu přijímaných znaků.

Hlavní důraz u vývojového prostředí MIK537 je kladen na využití možností vyplývajících z existence sériové linky. Ta je využívána v systémovém režimu k přenosu vyvíjených programů do mikroprocesorového systému a v uživatelském režimu k přenosu hodnot do nebo z vytvářeného programu. Jinými slovy po spuštění aplikace může uživatel využívat počítač PC jako terminál vysílající do systému MIK537 zvolené znaky a zároveň jej využívat k příjmu hodnot vysílaných vytvořenou aplikací. Příjem je realizován vždy na obrazovku počítače PC, případně mohou být přijaté znaky uloženy do zvoleného souboru (Jméno.SER), jsou-li hodnoty vysílány velmi rychle. Přenos v uživatelském režimu po sériové lince lze konfigurovat po zmáčknutí **klávesy F6** vybráním položky *Parametry SK*. Na obrazovce se objeví situace z obr.3. Zvýrazněnou položku lze pomocí šipek přemístit na odpovídající parametr a potvrdit klávesou **Enter**. Poslední možností, která dosud nebyla popsána je možnost opakovaného vysílání zadané sekvence, zatím o maximálně 32 znacích. Sekvence může být zadávána hexadecimálně nebo přímo znakově na konci příslušného řádku. Po jeho zadání je možno zvolit periodu opakování, jejíž přesnost v závislosti na typu počítače a jeho rychlosti by se měla pohybovat okolo 10 až 15%.

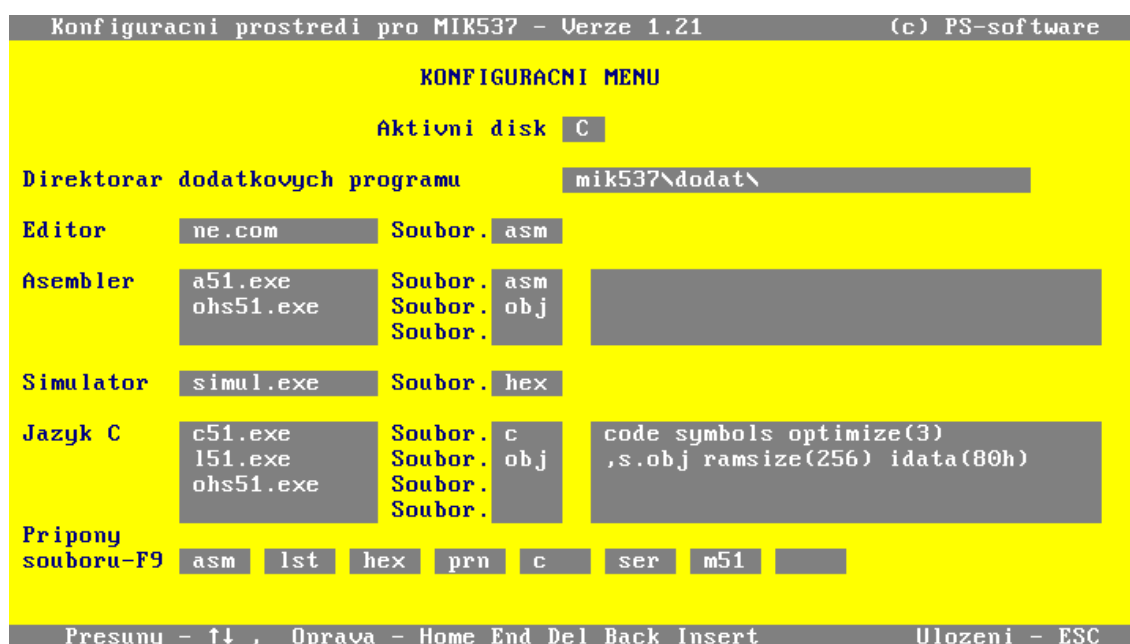


Obr.2 Nabídka souborů k prohlížení



Obr.3 Volba parametrů sériového kanálu

Po zmáčknutí **klávesy F10** se dostaneme do uživatelského menu obr.4, ve kterém si uživatel definuje svůj vlastní ASCII editor pro vytváření programů v assembleru nebo jazyce C, překladač jazyka symbolických adres nebo jazyka C a případně i programový simulátor pro ověření určitých částí vytvářeného programu. Každý příkaz v konfiguračním menu se skládá z vlastního jména spouštěného programu, obvykle umístěného v direktorii C:\MIK537\ DODAT, typu přípony zpracovávaného souboru a parametrů, se kterými má být vlastní program spuštěn. V případě Jazyka C (KEIL V3.21), na kterém byla funkce ověřena, bylo nezbytné zařadit do souboru AUTOEXEC.BAT nastavení, která jsou uložena v souboru stejného jména. V posledním řádku menu je možné konfigurovat pořadí přípon pro nabídku F9 s tím, že pátou položku



Obr.4 Konfigurační menu prostředí MIK537

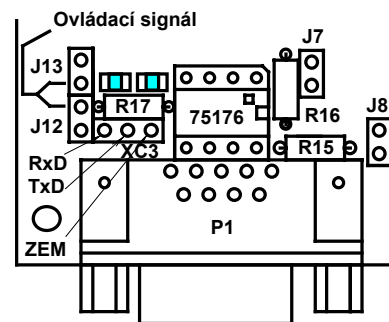
Soubory.SER nelze přesouvat.

Vývojové prostředí V1.2 bylo rozšířeno o testovací rozhraní, které umožňuje ověření funkce mikroprocesorového systému MIK537. Díky rozhraní je snadný přístup k obsahu paměti EEPROM i ke zjištění hodnoty na zvoleném vstupním vodiči nebo kanále A/D převodníku. Přejít do testovacího prostředí se uskuteční po zmáčknutí klávesy (**T**), která je uvedena jako poslední příkaz v hlavní nabídce. Testovací rozhraní zajišťuje po zmáčknutí příslušné klávesy následující funkce:

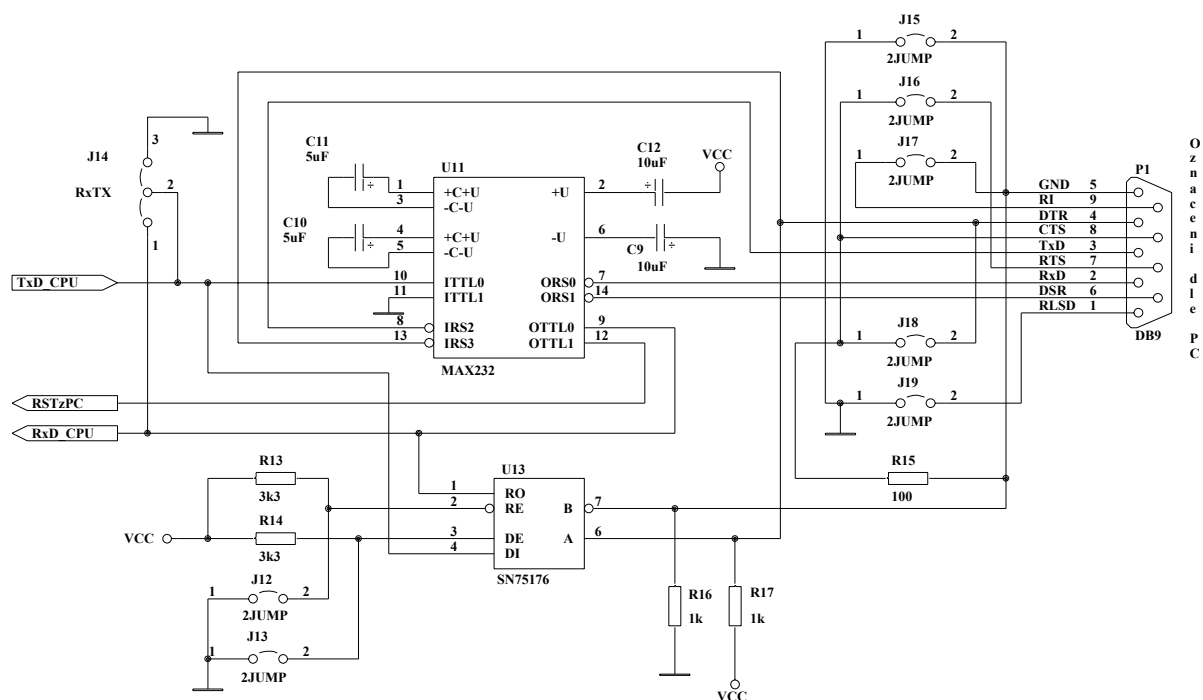
- (**R**) - **testování velikostí pamětí RAM** a jejich umístění v systému. Uvedené adresové prostory jsou platné pouze při využití systému MIK537 v řídicím režimu (aplikační program v EPROM). Ve vývojovém režimu začínají adresové prostory pamětí RAM s danou kapacitou vždy od adresy 0000H nezávisle na tom, zda jsou nakonfigurovány jako paměť programu nebo dat (obr.5 předcházející části).
- (**I**) - **testování logických úrovní** na vstupech brány P1,P3, P4, P5, P6, P7 a P8 mikroprocesoru. Zkratováním příslušného vstupu můžeme určit, zda vstup je funkční.
- (**M**) - **testování výstupů** pulzně šířkové modulace. Po zmáčknutí klávesy musí být na výstupech impulzní napětí v TTL úrovních s periodou cca 11 μ s. Po ukončení příkazu přejdou výstupy do úrovně log.1.
- (**P**) - **testování logických úrovní** na výstupech brány P1,P3 a P4 mikroprocesoru. Tato část umožňuje testovat buď všechny výstupy najednou, nebo nastavovat na jednotlivých výstupech příslušné úrovně log.0 - **0**, log.1 - **1** nebo střídající se log.0 a log.1 - **X**. Po zmáčknutí klávesy a příslušné volby, musí být na měnících se výstupech impulzní napětí v TTL úrovních s periodou cca 28 μ s. Po ukončení příkazu přejdou výstupy do úrovně log.1.
- (**S**) - **testování sériového kanálu**. Při nesprávně přijatém znaku je příslušný byte barevně zvýrazněn.
- (**E**) - **testování sériové EEPROM**. Po zmáčknutí klávesy je na obrazovce zobrazen obsah paměti EEPROM. Zadáním hexadecimální adresy (00 až 7F) a příslušné hodnoty (00 až FF) bude modifikován obsah příslušného paměťového místa a opět zobrazen obsah paměti. Zadání adresy v rozsahu (80 až FF) způsobí naplnění celé paměti zadanou hodnotou.
- (**A**) - **testování A/D převodníku** a jeho analogového multiplexeru. Přivedením napětí (0 až U_{DD}) na příslušný kanál A/D převodníku může být otestována jeho správná činnost. Je-li systém vybaven napětovou referencí, potom rozsah převodníku (00 až FF) odpovídá napětí na vstupu (0 až U_{ref}).
- (**D**) - **testování pamětí RAM**. Po zmáčknutí klávesy je na obrazovce zobrazen obsah paměti EEPROM. Zadáním hexadecimální adresy (0000 až BFFF) a příslušné hodnoty (00 až FF) bude modifikován obsah příslušného paměťového místa a opět zobrazen obsah paměti. Zadání adresy v rozsahu (C000 až FFFF) způsobí naplnění celé paměti zadanou hodnotou.

Konfigurace MIK537 s rozhraním RS485

U mikroprocesorového systému MIK537V1 může být sériové rozhraní RS232 pro komunikaci s nadřazeným počítačem typu PC nahrazeno rozhraním RS485. Tím je umožněna realizace multiprocesorových systémů s procesory z řady 8051 komunikujících mezi sebou v módu 2 nebo 3. Sběrnice RS485 je tvořena symetrickým dvou vodičovým vedením zakončeným charakteristickou impedancí umožňující nesoučasný obousměrný sériový přenos. Jeden z procesorů může vysílat, ostatní mohou přijímat. Teprve na vyzvání řídicího procesoru může být některý z podřazených procesorů začít vysílat. Převod signálů TxD a RxD procesoru na rozhraní 485 zajišťuje obvod SN75176, který je vybaven dvěma aktivačními signály DE (spínač J13) a RE (spínač J12). Signál DE=1 aktivuje přenos signálu TxD procesoru na sběrnici RS485, signál RE=0 aktivuje přenos ze sběrnice na vstupní signál procesoru RxD. Spínače J12 a J13 z obr. 1 může být rozhraní konfigurováno pouze pro vysílání nebo příjem. Je-li třeba přepínat příjem s vysíláním, potom je třeba spojit prostřední kontakty J12 a J13 a připojit je na ovládající signál. Protože může nastat situace, při které není aktivní ani jeden vysílač, je třeba na dvou vodičovém vedení nastavit napěťové úrovně tak, aby odpovídaly log. 1 na vstupu procesoru RxD. Proto je vedení ošetřeno třemi odpory. Mezi vodiči je zapojen odpor R15=100Ω, který představuje charakteristickou impedanci dvou vodičového vedení. Vodič A je potom připojen přes odpor R16=1kΩ na napájení a vodič B na přes stejný odpor R17 na zemní vodič. Tak je zajištěno, aby v klidovém stavu bylo na sběrnici napětí mezi vodiči A a B větší než 200mV, což odpovídá logické jedničce. Jestliže deaktivujeme obvod SN75176 nastavením signálů DE=0 (spínač J13 zkratován) a signál RE=1 (spínač J12 rozpojen), potom můžeme ze systému MIK537V1 vyvést sériové rozhraní v úrovních TTL přes nožový konektor XC3. Signály procesoru 80C552 přivedené na konektor XC3 jsou zobrazeny na obr. 1.



Obr. 1 Rozhraní RS485



Seznam komunikačních příkazů pro systémy MIK

Ovládací program systémů MIK552 a MIK537 dodržuje následující komunikační protokol mezi programem běžícím v počítači PC a monitorem běžícím v systému MIK. Příkazy lze rozdělit na příkazy ovládací, které jsou v každém systému MIK, a dodatečně přidané testovací příkazy (okolo roku 1996-7). Ovládací příkazy slouží ke zjištění konfigurace systému, nahrání programu do zvolené paměti RAM, spuštění programu uloženého v dané paměti RAM a ke zjištění obsahu paměti RAM.

Ovládací příkazy

- R - zjistí obsazení systému pamětmi RAM a vrátí získanou informaci ve zprávě: RAMAdrlow1Adrhigh1Adrlow2Adrhigh2 nebo RAMAdrlow1Adrhigh1C000 není-li v systému přítomna druhá paměť RAM*
- H - přenos Intel-hex souboru do výše adresované paměti RAM. Přenos je ukončen přijetím sekvence ":00000001FF", 0Dh, 00h. Vlastní přijetí příkazu k přenosu je potvrzeno zprávou "LOADH", jeho správný přenos zprávou "END" a nesprávné přijetí zprávou "EEND".*
- L - přenos Intel-hex souboru do výše adresované paměti RAM. Přenos je ukončen přijetím sekvence ":00000001FF", 0Dh, 00h. Vlastní přijetí příkazu k přenosu je potvrzeno zprávou "LOADL", jeho správný přenos zprávou "END" a nesprávné přijetí zprávou "EEND".*
- G - vlastní spuštění programu ve výše adresované paměti RAM. V okamžiku spuštění je paměť předadresována do prostoru 0000 až kapacita*

paměti. Přijetí příkazu je potvrzeno zprávou "GOH", po kterém je očekáváno přijetí čtyřech HEXznaků představující spouštěcí adresu. Přijetí adresy a vlastní spuštění je potvrzeno zprávou "Y".

S - vlastní spuštění programu ve výše adresované paměti paměti RAM.

V okamžiku spuštění je paměť předadresována do prostoru 0000 až kapacita paměti. Přijetí příkazu je potvrzeno zprávou "GOL", po kterém je očekáváno přijetí čtyřech HEXznaků představující spouštěcí adresu. Přijetí adresy a vlastní spuštění je potvrzeno zprávou "Y".

D - modifikace a výpis obsahu paměti v nepředadresovaném tvaru (není ve vývojovém systému využívána). Přijetí příkazu je potvrzeno zprávou "ZADEJ ADRESU", po kterém se přijímají čtyři HEXznaky představující adresu modifikovaného paměťového místa. Po přijetí adresy je vyslána zpráva "ZADEJ HODNOTU", po které se přijímají dva HEXznaky představující hodnotu modifikovaného paměťového místa. Po něm následuje výpis 256 paměťových míst od zadané adresy logicky vynásobené hodnotou FFF0h.

T - přechod do testovacího režimu.). Přijetí příkazu je potvrzeno zprávou "TEST". Po této odpovědi je možno zadávat tyto příkazy, které se ruší vysláním znaku 08h.

S - test sériového kanálu vrací znak, který byl do sériového kanálu vyslán.

M - generuje impulzy na výstupech PWM.

I - vypisuje stav vstupů P1, P3, P4 a P5 zakončených řetězcem "UKON".

A - vypisuje stav na analogových vstupech brány P5.

E - vypíše stav EEPROM. Další obsluha je podobná modifikaci a výpisu paměti RAM

Možnosti speciální verze MIK537-V5

Mikroprocesorový systém s pamětí EPROM označenou VÝVOJ33V5-537 umožňuje nahrát program do zálohované paměti RAM (TIMEKEEPR) a kromě standardního způsobu testování a ladění programu provádět jeho aplikačního využití, jako by byl nahrán v paměti EPROM. Postup přechodu od standardního vývojového režimu k aplikačnímu (řídícímu) je následující:

1. Nahrajte aplikační program do zálohované paměti RAM (adr.0000-7FFFh) s počáteční adresou 0000h.
2. Přepněte červený jumper (J4) do polohy blíže ke kraji systému (poloha odpovídající paměti EPROM typu 27256).
3. Po vynulování nebo připojení napájení se systém bude chovat stejně jako po nahrání programu do paměti a jeho následném spuštění. Program zůstává v paměti tak dlouho, dokud není propojka J4 přepnuta do polohy 27C512 a nahrána nová aplikace.

U speciální modifikace verze V7 byl modifikován obsah programovatelného pole tak, aby bylo možné modifikovat hodinový údaj u obvodu TIMEKEEPR, který je využíván jako paměť programu. Modifikace spočívá v možnosti odpojení druhé paměti RAM a naprogramování obvodu TIMEKEEPR jako paměti programu i dat (Von Neumanova architektura). Posloupnost instrukcí, které tento přechod zajistí je následující:

| | |
|------------------|---|
| MOV DPTR,#0FFFFh | ; Přístup k řídícímu adresovému prostoru |
| MOV A,#30h | ; Paměť RAM1 (ROM 8000h) programová i datová |
| | ; Paměť RAM2 odpojena |
| MOVX @DPTR,A | ; Aktivace paměti pro výše uvedený režim |
| | Program s přístupem jako v Von Neumanově architektuře |
| MOV DPTR,#0FFFFh | ; Přístup k řídícímu adresovému prostoru |
| MOV A,#20h | ; Paměť RAM1 (ROM 8000h) pouze programová |
| | ; Paměť RAM2 = paměť datová |
| MOVX @DPTR,A | ; Aktivace paměti pro výše uvedený režim |
| | Systém konfigurován do Harwardské architektury |

Poznámky k vývojovému systému MIK537

- Systém není chráněn proti přepólování a proto je k němu dodáván zahnutý konektor, který brání možnému přepólování.
- Systém není vhodné připojovat ke zdrojům s operačním zesilovačem např. MAA723 apod., protože při vypnutí u některých z nich dochází k napěťovým špičkám. Bohatě postačí obyčejný stabilizátor 7805.
- Systém s pamětí Vývoj-33V5-537 má zvýšenou systémovou přenosovou rychlost na 57600 baudů. Díky tomu je v systému nastaven bit SMOD v registru PCON. Aby v uživatelské aplikaci bylo dosaženo správné přenosové rychlosti je třeba na začátek uživatelského programu vložit instrukci `MOV PCON,#0h`.