

Jiří Pinker

# MIKROPROCESORY A MIKROPOČÍTAČE

Praha 2004



*Je mojí milou povinností poděkovat panu Ing. Františku Kostkovi, CSc., za pečlivé přečtení rukopisu a za cenné připomínky. Obsahu i formě knihy to velmi prospělo.*

---

Jiří Pinker

## **MIKROPROCESORY A MIKROPOČÍTAČE**

Lektor František Kostka

Bez předchozího písemného svolení nakladatelství nesmí být kterákoli část kopírována nebo rozmnožována jakoukoli formou (tisk, fotokopie, mikrofilm nebo jiný postup), zadána do informačního systému nebo přenášena v jiné formě či jinými prostředky.

Autor a nakladatelství nepřijímají záruku za správnost tištěných materiálů. Předkládané informace jsou zveřejněny bez ohledu na případné patenty třetích osob. Nároky na odškodnění na základě změn, chyb nebo vynechání jsou zásadně vyloučeny.

Všechny registrované nebo jiné obchodní známky použité v této knize jsou majetkem jejich vlastníků. Uvedením nejsou zpochybněna z toho vyplývající vlastnická práva.

Veškerá práva vyhrazena

© Prof. Ing. Jiří Pinker, CSc., Plzeň 2004

© Nakladatelství BEN – technická literatura, Věšínova 5, Praha 10

Jiří Pinker: Mikroprocesory a mikropočítače

BEN – technická literatura, Praha 2004

1. vydání

**ISBN 80-7300-110-1**

## OBSAH

	<b>SLOVNÍK ANGLICKÝCH TERMÍNŮ .....</b>	<b>6</b>
<b>1</b>	<b>ÚVOD .....</b>	<b>9</b>
<b>2</b>	<b>ZÁKLADNÍ ČÁSTI A FUNKCE POČÍTAČE .....</b>	<b>11</b>
2.1	Sběrníkové cykly .....	14
2.2	Periferní obvody .....	15
2.3	Adresové prostory .....	16
<b>3</b>	<b>PROCESOR .....</b>	<b>19</b>
3.1	Základní pojmy .....	19
3.2	Aritmeticko-logická jednotka .....	26
3.3	Příznakové bity .....	28
3.4	Další využití ALU .....	29
3.5	Prostředky pro zrychlení činnosti procesoru .....	29
3.6	Procesory typu CISC a RISC .....	32
<b>4</b>	<b>ZÁKLADNÍ TYPY INSTRUKCÍ .....</b>	<b>33</b>
4.1	Adresace v instrukcích .....	33
4.2	Typy instrukcí a jejich provádění .....	34
4.3	Využití příznakových bitů v instrukcích podmíněných skoků .....	43
<b>5</b>	<b>OBVODY POČÍTAČE .....</b>	<b>45</b>
5.1	Systémový řadič .....	46
5.2	Vnější sběrnice a řídicí signály .....	49
5.3	Adresové dekodéry a výběrová logika .....	55
5.4	Paměťová mapa .....	57
5.5	Nulování počítače .....	59
5.6	Generace a vnitřní rozvod hodinových impulzů .....	62
5.7	Diagnostické prostředky počítače .....	63
<b>6</b>	<b>PŘERUŠENÍ PROGRAMU .....</b>	<b>67</b>
6.1	Řadič přerušení .....	67
6.2	Činnost procesoru a řadiče při přerušení .....	71
6.3	Přerušení programu u jednočipových mikropočítačů .....	73
6.4	Latence přerušení .....	77
6.5	Zásady pro práci s přerušením .....	77

<b>7</b>	<b>PAMĚŤ .....</b>	<b>79</b>
7.1	Typy paměti .....	79
7.2	Požadavky na dynamické parametry paměti .....	81
7.3	Překrývání paměti .....	87
7.4	Programování paměti FLASH v systému .....	88
7.5	Rozšíření paměťového prostoru .....	90
7.6	Kanál přímého přístupu do paměti .....	92
<b>8</b>	<b>ČÍTAČE A ČASOVAČE .....</b>	<b>97</b>
8.1	Univerzální čítač/časovač .....	98
8.1.1	Režim čítání impulzů .....	98
8.1.2	Režim časování .....	101
8.1.3	Režim generace impulzů .....	105
8.2	Časovací jednotka CAPCOM .....	106
8.2.1	Záchytná jednotka .....	108
8.2.2	Porovnávací jednotka .....	109
8.3	Impulzní šířkový modulátor .....	111
<b>9</b>	<b>VSTUPNÍ A VÝSTUPNÍ OBVODY .....</b>	<b>115</b>
9.1	Řízení vstupních a výstupních obvodů .....	115
9.2	Paralelní vstupní a výstupní obvody .....	116
9.3	Sériové vstupní a výstupní obvody .....	124
9.3.1	Synchronizace přijímače s vysílačem .....	125
9.3.2	Znaková synchronizace .....	128
9.3.3	Bitová synchronizace .....	129
9.3.4	Ovládání sériového přijímače a vysílače .....	131
9.3.5	Spojení vysílačů a přijímačů .....	131
9.3.6	Sériové vstupní a výstupní obvody SPI .....	134
9.3.7	Sériové vstupní a výstupní obvody UART .....	136
9.3.8	Sériové vstupní a výstupní obvody CAN .....	138
9.3.9	Sériové vstupní a výstupní obvody IIC .....	142
9.4	Analogové vstupní a výstupní obvody .....	143
9.4.1	Analogové vstupní obvody .....	143
9.4.2	Analogové výstupní obvody .....	147
	<b>SEZNAM GRAFICKÝCH SYMBOLŮ .....</b>	<b>151</b>
	<b>REJSTRÍK .....</b>	<b>153</b>
	<b>LITERATURA .....</b>	<b>155</b>

## SLOVNÍK ANGLICKÝCH TERMÍNŮ A ZKRATEK

anglicky	česky	kapitola (prvý výskyt)
acceptance filter	příjmový filtr	8
accumulator	střadač	3
acknowledge	potvrdit	8
ACR Acceptance Code Register	registr příjmového kódu	8
ALU Arithmetic-Logic Unit	aritmeticko-logická jednotka	3
AMR Acceptance Mask Register	registr příjmové masky	8
auto scan	postupné převádění skupiny vstupních kanálů	8
auto scan continuous	opakované převádění skupiny vstupních kanálů	8
auxiliary carry	pomocný přenos	3
bank switch	přepínač bank (registrů)	3
bidirectional	dvojsměrný	8
bit error	chyba v bitu	8
bit stuffing	vsouvání bitů	8
BIU Bus Interface Unit	instrukční jednotka	3
bottom	dno (zásobníku)	3
broadcasting	vysílání výzvy, určené všem	8
burst	skupina, shluk impulsů	8
bus cycle	sběrníkový cyklus	5
CAN Controller Area Network	viz vysvětlení v kapitole 8	8
capture	zachytit	8
carry	přenos	3
CAS Column Address Select	výběr adresy sloupce (u dynamické paměti)	7
CCR Condition Code Register	registr příznaků	3
CISC Complex Instruction Set Computer	počítač se složitým souborem instrukcí	3
compare	porovnat	8
controller	řadič	3
CSMA/CD+AMP Carrier Sense, Multiple Access/Collision Detection + Arbitration on Message Priority	viz vysvětlení v kapitole 8	8
destination address	adresa cíle dat	4
direct address	přímá adresa	4
DMA Direct Memory Access	přímý přístup do paměti	7

anglicky	česky	kapitola (prvý výskyt)
EA External Access	vnější přístup	5
embedded computer	zabudovaný, vložený počítač	2
EU Execution Unit	výkonná jednotka	3
FIFO First In - First Out	paměť fronty	8
flags	příznakové bity	3
GPR General Purpose Register	univerzální registr	5
GPT General Purpose Timer	univerzální čítač/časovač	8
half-carry	poloviční přenos	3
handshake	korespondenční provoz	8
IE Interrupt Enable	povolení přerušení	6
IIC, I <sup>2</sup> C Inter-Integrated Circuit Bus	viz vysvětlení v kapitole 8	8
immediate	bezprostřední (data)	4
IMR Interrupt Mask Register	registr masky přerušení	6
indexed address	indexová adresa	4
indirect address	nepřímá adresa	4
instruction cycle	instrukční cyklus	3
INT Interrupt	přerušení (programu)	3
INTA Interrupt Acknowledge	potvrzení přerušení	6
interrupt controller	řadič přerušení	6
interrupt latency	latence přerušení	6
IRQ Interrupt Request	požadavek na přerušení	6
IRR Interrupt Request Register	registr požadavků na přerušení	6
ISR In-Service Register	registr obsluhovaných požadavků	6
left justified	zarovnaný zleva	8
LIFO Last In – First Out	zásobníková paměť	3
LSB Least Significant Bit	nejnižší, nejméně významný bit	4
MAC Multiply And Accumulate	vynásobení a přičtení	3
master	hlavní (stanice)	8
MC Machine Cycle	strojový cyklus	3
memory map	paměťová mapa	5
microcontroller	mikrořadič	2
misalignment	nesprávné zarovnání slov	5
mnemonic code	mnemotechnická instrukce	4
MSB Most Significant Bit	nejvyšší, nejvýznamnější bit	4
nested	do sebe vložené (podprogramy)	6
nibble	půlbyte	4
NMI Non-Maskable Interrupt	nemaskovatelné přerušení	6
NRZ Non-Return to Zero	bez návratu k nule	9

anglicky	česky	kapitola (prvý výskyt)
op-code	operační kód, operační znak, instrukční kód	3
OTP One-Time Programmable	jednou programovatelná (paměť)	7
overflow	přetečení	3
overrun error	ztráta dat	8
page	stránka	7
parity	parita	3
PC Program Counter	čítač instrukcí	3
pipeline	zřetěžená struktura	3
PLL Phase Locked Loop	fázový závěs	5
port	brána	2
PSW Program Status Word	stavové slovo programu	3
PWM Pulse-Width Modulation	impulsní šířková modulace	8
quasi-bidirectional	kvazi-dvojsměrný, neúplně dvojsměrný	8
RAS Row Address Select	výběr adresy řádku (u dynamické paměti)	7
relative address	relativní adresa	4
reload	znovu nastavit	8
request	požadavek	8
reset	nulování	3
retriggerable	znovuspustitelný	5
right justified	zarovnaný zprava	8
RISC Reduced Instruction Set Computer	počítač se zjednodušeným souborem instrukcí	3
RS 232 C Recommended Standard	(doporučená) norma RS 232 C	
RTR Remote Transmission Request	požadavek na přenos z jiné stanice	8
SFR Special Function Registers	registry speciálních funkcí	5
shadow ROM	stínová ROM	7
sign	znaménko (čísla)	3
SIM System Integration Module	modul pro integraci systému (vzájemnou spolupráci jeho částí)	5
single channel continuous conversion	opakovaný převod jednoho vstupního kanálu	8
single channel conversion	převod jednoho vstupního kanálu	8
SJW Synchronization Jump Width	synchrizační skok	8
slave	podřízený (stanice)	8
SOF Start of Frame	začátek rámce	8
source address	adresa zdroje dat	4

anglicky	česky	kapitola (prvý výskyt)
SP Stack Pointer	ukazatel zásobníkové paměti	3
SPI Serial Peripheral Interface	sériové periferní rozhraní	8
SWI Software Interrupt	softwarové přerušení (instrukce)	6
system controller	systémový řadič	5
TAR Temporary Address Register	pomocný adresový registr	3
TDR Temporary Data Register	pomocný datový registr	3
token passing	předání pověření	8
top	vrchol (zásobníku)	3
UART Universal Asynchronous Receiver-Transmitter	univerzální asynchronní přijímač-vysílač	8
VLSI Very Large Scale Integration	velmi velká integrace	2
wait-state generator	generátor čekacích taktů	5
WDT Watch-Dog Timer	diagnostický časovač	5
zero	nulovost (výsledku, obsahu)	3